

03500.017418.

PATENT APPLICATION



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of: )  
: Examiner: NYA  
MITSUTOSHI HASEGAWA ET AL. )  
: Group Art Unit: NYA  
Application No.: 10/624,637 )  
:  
Filed: July 23, 2003 )  
:  
For: IMAGE DISPLAY DEVICE AND )  
METHOD OF MANUFACTURING )  
THE SAME ) February 2, 2004

Mail Stop  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

SUBMISSION OF PRIORITY DOCUMENTS

Sir:

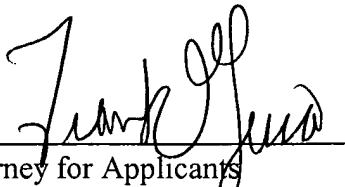
In support of Applicants' claim for priority under 35 U.S.C. § 119, enclosed  
are certified copies of the following foreign applications:

2002-213280, filed July 23, 2002; and

2002-213281, filed July 23, 2003.

Applicants' undersigned attorney may be reached in our New York office by telephone at (212) 218-2100. All correspondence should continue to be directed to our address given below.

Respectfully submitted,

  
\_\_\_\_\_  
Attorney for Applicants

Registration No. 42426

FITZPATRICK, CELLA, HARPER & SCINTO  
30 Rockefeller Plaza  
New York, New York 10112-3801  
Facsimile: (212) 218-2200

NY\_MAIN 404831v1

CF-017418

US/sum

10/624,637

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 2 年    7 月 2 3 日  
Date of Application:

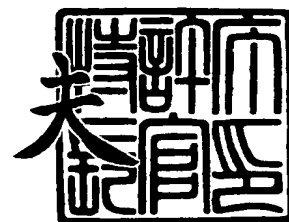
出 願 番 号                      特 願 2 0 0 2 - 2 1 3 2 8 0  
Application Number:  
[ST. 10/C]:                      [ J P 2 0 0 2 - 2 1 3 2 8 0 ]

出      願      人                      キヤノン株式会社  
Applicant(s):

2 0 0 3 年    8 月 1 1 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康



出証番号    出証特 2 0 0 3 - 3 0 6 4 3 0 0

【書類名】 特許願

【整理番号】 4507032

【提出日】 平成14年 7月23日

【あて先】 特許庁長官殿

【国際特許分類】 H01J 31/00

【発明の名称】 画像形成装置とその製造方法

【請求項の数】 12

【発明者】

【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会社  
社内

【氏名】 長谷川 光利

【発明者】

【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会社  
社内

【氏名】 重岡 和也

【発明者】

【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会社  
社内

【氏名】 時岡 正樹

【発明者】

【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会社  
社内

【氏名】 三浦 徳孝

【発明者】

【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会社  
社内

【氏名】 五福 伊八郎

## 【特許出願人】

【識別番号】 000001007

【氏名又は名称】 キヤノン株式会社

## 【代理人】

【識別番号】 100096828

【弁理士】

【氏名又は名称】 渡辺 敬介

【電話番号】 03-3501-2138

## 【選任した代理人】

【識別番号】 100059410

【弁理士】

【氏名又は名称】 豊田 善雄

【電話番号】 03-3501-2138

## 【選任した代理人】

【識別番号】 100110870

【弁理士】

【氏名又は名称】 山口 芳広

【電話番号】 03-3501-2138

## 【手数料の表示】

【予納台帳番号】 004938

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0101029

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像形成装置とその製造方法

【特許請求の範囲】

【請求項 1】 外囲器内に、マトリクス配線された複数の電子放出素子が基板上に配置された電子源と、前記基板に対向して設けられた蛍光膜を有する画像形成部材を有する画像形成装置において、前記画像形成部材上に非蒸発型ゲッタと蒸発型ゲッタが積層して配設されていることを特徴とする画像形成装置。

【請求項 2】 前記非蒸発型ゲッタの膜厚が前記蒸発型ゲッタの膜厚に比して厚いことを特徴とする請求項 1 に記載の画像形成装置。

【請求項 3】 前記非蒸発型ゲッタの主成分が T i であることを特徴とする請求項 1 又は 2 に記載の画像形成装置。

【請求項 4】 前記非蒸発型ゲッタの膜厚が  $300\text{ \AA} \sim 1000\text{ \AA}$  であることを特徴とする請求項 3 に記載の画像形成装置。

【請求項 5】 前記蒸発型ゲッタの主成分が B a であることを特徴とする請求項 1 乃至 4 のいずれか一項に記載の画像形成装置。

【請求項 6】 前記画像形成部材上に非蒸発型ゲッタを形成した後に、前記非蒸発型ゲッタ上に蒸発型ゲッタを形成することで積層していることを特徴とする請求項 1 乃至 5 のいずれか一項に記載の画像形成装置。

【請求項 7】 前記電子放出素子は、表面伝導型電子放出素子であることを特徴とする請求項 1 乃至 6 のいずれか一項に記載の画像形成装置。

【請求項 8】 前記電子放出素子は、横型の電界放出型電子放出素子であることを特徴とする請求項 1 乃至 6 のいずれか一項に記載の画像形成装置。

【請求項 9】 外囲器内に、マトリクス配線された複数の電子放出素子が基板上に配置された電子源と、前記基板に対向して設けられた蛍光膜を有する画像形成部材を有する画像形成装置の製造方法において、

前記画像形成部材上に非蒸発型ゲッタを配設する工程と、

前記電子源の基板と、前記非蒸発型ゲッタを配設した画像形成部材と、支持枠とを、真空雰囲気下に設置するセット工程と、

真空雰囲気下で、前記電子源の基板と前記画像形成部材と前記支持枠をベーキ

ングするベーキング工程と、

前記非蒸発型ゲッタ上に蒸発型ゲッタをフラッシュし形成する工程と、

前記電子源の基板と前記画像形成部材を、前記支持枠を挟んで貼り合わせ、外囲器を構成する封着工程と、

を有することを特徴とする画像形成装置の製造方法。

【請求項 1 0】 前記ベーキング工程が 2 5 0℃以上 4 5 0℃以下の熱処理工程であることを特徴とする請求項 9 に記載の画像形成装置の製造方法。

【請求項 1 1】 前記ベーキング工程が前記非蒸発型ゲッタを活性化する工程を兼ねることを特徴とする請求項 9 又は 1 0 に記載の画像形成装置の製造方法。

【請求項 1 2】 前記蒸発型ゲッタをフラッシュする工程が 2 5 0℃以下の温度で行われることを特徴とする請求項 9 乃至 1 1 のいずれか一項に記載の画像形成装置の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、複数の電子放出素子が基板上に配置されてなる電子源を用いて構成した表示装置などの画像形成装置及びその製造方法に関する。

【0 0 0 2】

【従来の技術】

従来、電子放出素子としては熱電子源と冷陰極電子源の 2 種類が知られている。冷陰極電子源には電界放出型素子（F E 型素子）、金属／絶縁層／金属型素子（M I M 素子）、表面伝導型電子放出素子、等がある。

【0 0 0 3】

本出願人は、電子放出素子とその応用に関しこれまで多数の提案を行っており、その一部を紹介する。

【0 0 0 4】

インクジェット形成方式による素子作成に関しては特開平 9 - 1 0 2 2 7 1 号公報や特開 2 0 0 0 - 2 5 1 6 6 5 号公報に、これらの素子を X Y マトリクス形

状に配置した例として、特開昭 6 4 - 3 1 3 3 2 号公報、特開平 7 - 3 2 6 3 1 1 号公報に詳述されている。更には配線形成方法に関しては特開平 8 - 1 8 5 8 1 8 号公報や、特開平 9 - 5 0 7 5 7 号公報に、駆動方法については特開平 6 - 3 4 2 6 3 6 号公報等に詳述されている。

#### 【 0 0 0 5 】

また、電子源より放出された電子ビームを画像表示部材である蛍光体に照射し、蛍光体を発光させて画像を表示する装置においては、電子源と画像形成部材を内包する真空容器の内部を高真空に保持しなければならない。それは、真空容器内部にガスが発生し、圧力が上昇すると、その影響の程度はガスの種類により異なるが、電子源に悪影響を及ぼして電子放出量を低下させ、明るい画像の表示ができなくなるためである。また、発生したガスが、電子ビームにより電離されてイオンとなり、これが電子を加速するための電界により加速されて電子源に衝突することで、電子源の損傷を与えることもある。さらに、場合によっては、内部で放電を生じさせる場合もあり、この場合は装置を破壊することもある。

#### 【 0 0 0 6 】

通常、画像表示装置の真空容器はガラス部材を組み合わせて、接合部をフリットガラスなどにより接着して形成されており、一旦接合が完了した後の圧力の維持は、真空容器内に設置されたゲッターによって行われる。

#### 【 0 0 0 7 】

通常の C R T では、B a を主成分とする合金を、真空容器内で通電あるいは高周波により加熱し、容器内壁に蒸着膜を形成し、これにより内部で発生したガスを吸着して高真空を維持している。

#### 【 0 0 0 8 】

近年は、多数の電子放出素子を平面基板上に配置した電子源を用いた平面状ディスプレイの開発が進み、真空度の確保に関しても、画像表示部材から発生したガスが、ゲッターのところまで拡散する前に電子源に到達し、局所的な圧力上昇とそれに伴うに電子源劣化を引き起こすことが特徴的な問題となっている。

#### 【 0 0 0 9 】

この問題を解決するため、特定の構造を有する平板状画像表示装置では、画像



表示領域内にゲッタ材を配置して、発生したガスを即座に吸着するようにした構成が開示されている。

#### 【0 0 1 0】

例えば特開平 4 - 1 2 4 3 6 号公報では、電子ビームを引き出すゲート電極を有する電子源において、該ゲート電極をゲッタ材で形成する方法が開示されており、円錐状突起を陰極とする電界放出型の電子源と、 $p-n$ 接合を有する半導体電子源が例示されている。

#### 【0 0 1 1】

また、特開昭 6 3 - 1 8 1 2 4 8 号公報では、カソード（陰極）群と真空容器のフェースプレートとの間に、電子ビームを制御するための電極（グリッドなど）を配置する構造の平板状ディスプレイにおいて、この制御用電極上にゲッタ材の膜を形成する方法が開示されている。

#### 【0 0 1 2】

また、米国特許 5, 4 5 3, 6 5 9 号（“Anode Plate for Flat Panel Display having Integrated Getter”, issued 26 Sept. 1995 to Wallace et al.）では、画像表示部材（アノードプレート）上のストライプ状の蛍光体同士の間隙にゲッタ部材を形成したものが開示されている。この例では、ゲッタ材は、蛍光体及びそれと電氣的に接続された導電体とは電氣的に分離されており、ゲッタに適当な電位を与えて電子源の放出した電子を照射・加熱することで、ゲッタの活性化を行うものである。

#### 【0 0 1 3】

##### 【発明が解決しようとする課題】

平板ディスプレイに使用する電子源を構成する電子放出素子としては、構造と製造方法が簡単なものが、生産技術、製造コスト等の観点から見て望ましいことはいふまでもない。具体的には、製造プロセスが、薄膜の積層と簡単な加工で構成されているもの、あるいは、大型のものを製造する場合は、印刷法などの真空装置を必要としない技術により製造できるものが求められている。

#### 【0 0 1 4】

しかしながら、上述の特開平 4 - 1 2 4 3 6 号公報に開示された、ゲート電極をゲッタ材により構成した電子源は、円錐状の陰極チップの製造、あるいは半導体の接合の製造などが真空装置中での煩雑な工程を要し、また大型化するには製造装置による限界がある。

#### 【 0 0 1 5 】

また特開昭 6 3 - 1 8 1 2 4 8 号公報のように、電子源とフェースプレートの間に、制御電極などを設けた装置では、構造が複雑になり、製造工程ではこれらの部材の位置合わせなど煩雑な工程を伴うことになる。

#### 【 0 0 1 6 】

また、米国特許第 5, 4 5 3, 6 5 9 号に開示された、ゲッタ材をアノードプレート上に形成する方法は、ゲッタ材と蛍光体の間の電気的な絶縁を取ることが必要であり、精密な微細加工のために、フォトリソグラフィに用いる装置の大きさなどから、製造できる画像表示装置の大きさが制限される。

#### 【 0 0 1 7 】

これに対し、製造工程が容易であると言う上述の要求を満たしうる構造を持った電子放出素子としては、横型の電界放出型電子放出素子や、表面伝導型電子放出素子を挙げることができる。

#### 【 0 0 1 8 】

横型の電界放出型電子放出素子は、平面基板上に尖った電子放出部を有する陰極（ゲート）を対向させて形成したもので、蒸着、スパッタ、メッキ法などの薄膜堆積法と、通常フォトリソグラフィ技術により製造できる。

#### 【 0 0 1 9 】

また、表面伝導型電子放出素子は、一部に高抵抗部を有する導電性薄膜に電流を流すことにより、電子が放出されるもので、本出願人による出願、特開平 7 - 2 3 5 2 5 5 号公報にその一例が示されている。

#### 【 0 0 2 0 】

上記の表面伝導型電子放出素子は、例えば図 1 7 に模式的に示すように、基体 2 1 上に対向する一対の素子電極 2 2, 2 3 と、該素子電極に接続されその一部に電子放出部 2 9 を有する導電性膜 2 7 とを有してなる。

**【0021】**

これらの素子を用いた電子源では、特開平4-12436号公報に開示された様な形状のゲート電極や特開昭63-181248号公報に開示された様な制御電極を有しないため、これらと同様な手法で、画像表示領域内にゲッタを配置することはできず、画像表示領域の外側にゲッタを配置することになる。

**【0022】**

先にも述べたように、画像表示装置において、ガスの発生源として最も寄与の大きいものは高エネルギーの電子によって衝撃を受ける蛍光膜などの画像表示部材と電子源自身である。もちろん、高温で時間をかけてベーキングするなど、十分に脱ガス処理が実行できれば、ガスの発生は避けられるが、実際の装置では、電子放出素子その他の部材が熱的なダメージを受けるため、十分に脱ガス処理が行えない場合があり、この様な場合には、ガスが発生する可能性が高い。

**【0023】**

また、局所的・瞬間的にガスの圧力が高くなった場合には、電界により加速されたイオンが、別のガス分子に衝突して、次々にイオンを生成し、放電を生じせしめるおそれがある。この場合には電子源が部分的に破壊され、電子放出特性の劣化を引き起こすおそれがある。画像表示部材からのガスの発生は、画像表示装置形成後に、電子を放出させ、これにより蛍光体に含まれる水等のガスが急激に放出される。これにより駆動開始初期に画像の輝度が目立って低下するなどの現象を引き起こす場合がある。更にこの後、駆動を継続することにより、電子源周辺などからもガスが放出され、徐々に特性が劣化する。従来の如く、表示領域の外側にのみゲッタ領域を設けた場合には、画像表示領域の中央付近で発生したガスは、外側のゲッタ領域に到達するまでに時間がかかるだけでなく、ゲッタに吸着される前に電子源に再吸着して、電子放出特性を劣化させるのを防止するのに、十分な効果を発揮できず、特に画像表示領域の中央で、画像の輝度低下が目立つ場合がある。

**【0024】**

さらに、上記のようなゲート電極あるいは制御電極を有しない構造の平板状画像表示装置において、発生したガスが速やかに除去されるよう、画像表示領域内

にゲッタ部材を配置した場合は、表示領域の外側で発生したガスにより、画像表示領域の外側で、画像の輝度低下が目立つ場合がある。

#### 【 0 0 2 5 】

そして、特開平 9 - 8 2 2 4 5 号公報に示されるようなゲッタの活性化の手法の場合は、ゲッタの活性化のための専用のヒータ配線を敷設し、簡略化した工程を再び煩雑にしてしまう。また、電子線照射によってゲッタ活性化を行うと、電子源に負荷がかかってしまい、駆動時以外の時点で電子源の劣化を引き起こすおそれがある。

#### 【 0 0 2 6 】

本発明は、以上述べた不都合を解消しうる画像形成装置の提供を目的とするもので、特に、輝度の経時変化（経時的低下）の少ない画像形成装置の提供を目的とする。また、本発明は、画像表示領域内での経時的な輝度ばらつきの発生の少ない画像形成装置の提供を目的とする。

#### 【 0 0 2 7 】

##### 【課題を解決するための手段】

上記の目的を達成すべく成された本発明の構成は以下の通りである。

#### 【 0 0 2 8 】

すなわち、本発明は、外囲器内に、マトリクス配線された複数の電子放出素子が基板上に配置された電子源と、前記基板に対向して設けられた蛍光膜を有する画像形成部材を有する画像形成装置において、前記画像形成部材上に非蒸発型ゲッタと蒸発型ゲッタが積層して配設されていることを特徴とする。

#### 【 0 0 2 9 】

上記本発明の画像形成装置は、更なる好ましい特徴として、  
「前記非蒸発型ゲッタの膜厚が前記蒸発型ゲッタの膜厚に比して厚いこと」、  
「前記非蒸発型ゲッタの主成分が T i であること」、  
「前記非蒸発型ゲッタの膜厚が  $300\text{ \AA} \sim 1000\text{ \AA}$  であること」、  
「前記蒸発型ゲッタの主成分が B a であること」、  
「前記画像形成部材上に非蒸発型ゲッタを形成した後に、前記非蒸発型ゲッタ上に蒸発型ゲッタを形成することで積層していること」、

「前記電子放出素子は、表面伝導型電子放出素子であること」、  
「前記電子放出素子は、横型の電界放出型電子放出素子であること」、  
を含む。

#### 【0030】

また、本発明は、外囲器内に、マトリクス配線された複数の電子放出素子が基板上に配置された電子源と、前記基板に対向して設けられた蛍光膜を有する画像形成部材を有する画像形成装置の製造方法において、

前記画像形成部材上に非蒸発型ゲッタを配設する工程と、

前記電子源の基板と、前記非蒸発型ゲッタを配設した画像形成部材と、支持枠とを、真空雰囲気下に設置するセット工程と、

真空雰囲気下で、前記電子源の基板と前記画像形成部材と前記支持枠をベーキングするベーキング工程と、

前記非蒸発型ゲッタ上に蒸発型ゲッタをフラッシュし形成する工程と、

前記電子源の基板と前記画像形成部材を、前記支持枠を挟んで貼り合わせ、外囲器を構成する封着工程と、を有することを特徴とする。

#### 【0031】

上記本発明の画像形成装置の製造方法は、更なる好ましい特徴として、

「前記ベーキング工程が250℃以上450℃以下の熱処理工程であること」、

「前記ベーキング工程が前記非蒸発型ゲッタを活性化する工程を兼ねること」、

「前記蒸発型ゲッタをフラッシュする工程が250℃以下の温度で行われること」、

を含む。

#### 【0032】

本発明の画像形成装置によれば、画像表示領域内の画像形成部材上に非蒸発型ゲッタと蒸発型ゲッタを積層して配設していることで、広い面積で、しかも、最もガスを放出する部分の近傍にゲッタ材が配置されることになる。その結果、封着工程後に外囲器内に発生したガスはゲッタ材に速やかに吸着され、外囲器内の真空度が良好に維持されるので、電子放出素子からの電子放出量が安定する。

#### 【0033】

また、本発明の画像形成装置の製造方法によれば、容易にゲッター特性の損失がより抑えられ、真空改善と、素子の長寿命化はより容易に図ることができる。

#### 【 0 0 3 4 】

##### 【発明の実施の形態】

以下に図面を参照して、本発明の好適な実施の形態を例示的に詳しく説明する。ただし、この実施の形態に記載されている構成部品の寸法、材質、形状、その相対配置などは、本発明の範囲をそれらのみに限定する趣旨のものではない。

#### 【 0 0 3 5 】

本発明の画像形成装置は、真空容器である外囲器内に、マトリクス配線された複数の電子放出素子が基板上に配置された電子源と、この電子源基板に対向して設けられた蛍光膜を有する画像形成部材を有する。

#### 【 0 0 3 6 】

本発明の画像形成装置の各構成要素について説明する。

#### 【 0 0 3 7 】

電子源基板に形成される電子放出素子としては、例えば図 1 7 に示したような表面伝導型の電子放出素子が好適である。図 1 7 ( a ) は本素子の平面図を、図 1 7 ( b ) は断面図を示している。

#### 【 0 0 3 8 】

基板 2 1 はガラス等からなり、その大きさおよびその厚みは、その上に設置される電子放出素子の個数、および個々の素子の設計形状、および電子源の使用時に容器の一部を構成する場合には、その容器を真空に保持するための耐大気圧構造等の力学的条件等に依存して適宜設定される。

#### 【 0 0 3 9 】

ガラスの材質としては、廉価な青板ガラスを使うことが一般的であるが、この上にナトリウムブロック層として、例えば厚さ 0 . 5  $\mu$  m 程度のシリコン酸化膜をスパッタ法で形成した基板等を用いる必要がある。この他にナトリウムが少ないガラスや、石英基板でも作成可能である。

#### 【 0 0 4 0 】

素子電極 2 2 、 2 3 の材料としては、一般的な導体材料が用いられ、例えば N

i、Cr、Au、Mo、Pt、Ti等の金属やPd-Ag等の金属が好適であり、あるいは金属酸化物とガラス等から構成される印刷導体や、ITO等の透明導電体等から適宜選択され、その膜厚は、好ましくは数百Åから数μmの範囲が適当である。

#### 【0041】

素子電極間隔L、素子電極長さW、素子電極22、23の形状等は、実素子が応用される形態等に応じて適宜設計されるが、間隔Lは好ましくは数千Åから1mmであり、より好ましくは素子電極間に印加する電圧等を考慮して1μmから100μmの範囲である。また、素子電極長さWは、好ましくは電極の抵抗値、電子放出特性を考慮して、数μmから数百μmの範囲である。

#### 【0042】

この素子電極には、市販の白金Pt等の金属粒子を含有したペーストを、オフセット印刷等の印刷法によって塗布形成する事も可能である。また、より精密なパターンを得る目的で、白金Pt等を含有する感光性ペーストを、スクリーン印刷等の印刷法で塗布し、フォトリソを用いて露光、現像するという工程でも形成可能である。

#### 【0043】

電子放出部形成用薄膜である導電性膜27は、素子電極22、23を跨ぐ形で作成される。

#### 【0044】

導電性膜27としては、良好な電子放出特性を得るために、微粒子で構成された微粒子膜が特に好ましい。またその膜厚は、素子電極22、23へのステップカバレッジ、素子電極間の抵抗値、および後述するフォーミング処理条件等を考慮して適宜設定されるが、好ましくは数Åから数千Åであり、特に好ましくは10Åから500Åの範囲とするのが良い。

#### 【0045】

導電性膜材料には、一般にはパラジウムPdが適しているが、これに限ったものではない。また成膜形成方法も、スパッタ法、溶液塗布後に焼成する方法などが適宜用いられる。

**【 0 0 4 6 】**

電子放出部 2 9 は、例えば以下に説明するような通電処理によって形成することができる。尚、図示の便宜から、電子放出部 2 9 は導電性膜 2 7 の中央に矩形の形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

**【 0 0 4 7 】**

所定の真空度のもとで素子電極 2 2 , 2 3 間に不図示の電源より通電すると、導電性膜 2 7 の部位に、構造の変化した間隙（亀裂）が形成される。この間隙領域が電子放出部 2 9 を構成する。尚、このフォーミングにより形成した間隙付近からも、所定の電圧下では電子放出が起こるが、この状態ではまだ電子放出効率が非常に低いものである。

**【 0 0 4 8 】**

通電フォーミングの電圧波形の例を図 8 に示す。電圧波形は、特にパルス波形が好ましい。これにはパルス波高値を定電圧としたパルスを連続的に印加する図 8 ( a ) に示した手法と、パルス波高値を増加させながらパルスを印加する図 8 ( b ) に示した手法がある。

**【 0 0 4 9 】**

まず、パルス波高値を定電圧とした場合について図 8 ( a ) で説明する。図 8 ( a ) における T 1 及び T 2 は電圧波形のパルス幅とパルス間隔である。通常、T 1 は 1  $\mu$  秒～ 1 0 m 秒、T 2 は 1 0  $\mu$  秒～ 1 0 0 m 秒の範囲で設定される。三角波の波高値（通電フォーミング時のピーク電圧）は、電子放出素子の形態に応じて適宜選択される。このような条件のもと、例えば、数秒から数十分間電圧を印加する。パルス波形は、三角波に限定されるものではなく、矩形波等の所望の波形を採用することができる。

**【 0 0 5 0 】**

次に、パルス波高値を増加させながら電圧パルスを印加する場合について図 8 ( b ) で説明する。図 8 ( b ) における T 1 及び T 2 は、図 8 ( a ) に示したのと同様とすることができる。三角波の波高値（通電フォーミング時のピーク電圧）は、例えば 0 . 1 V ステップ程度つつ、増加させることができる。



**【 0 0 5 1 】**

通電フォーミング処理の終了は、パルス電圧印加中の素子に流れる電流を測定して抵抗値を求めて、例えば  $1\text{ M}\Omega$  以上の抵抗を示した時に通電フォーミングを終了させることができる。

**【 0 0 5 2 】**

このフォーミング処理後の状態では電子発生効率は非常に低いものである。よって電子放出効率を上げるために、上記素子に活性化と呼ばれる処理を行うことが望ましい。

**【 0 0 5 3 】**

この活性化処理は、有機化合物が存在する適当な真空度のもとで、パルス電圧を素子電極 2 2，2 3 間に繰り返し印加することによって行うことができる。そして炭素原子を含むガスを導入し、それに由来する炭素あるいは炭素化合物を、前記間隙（亀裂）近傍にカーボン膜として堆積させる。

**【 0 0 5 4 】**

本工程の一例を説明すると、例えばカーボン源としてトルニトリルを用い、スローリークバルブを通して真空空間内に導入し、 $1.3 \times 10^{-4}\text{ Pa}$  程度を維持する。導入するトルニトリルの圧力は、真空装置の形状や真空装置に使用している部材等によって若干影響されるが、 $1 \times 10^{-5}\text{ Pa} \sim 1 \times 10^{-2}\text{ Pa}$  程度が好適である。

**【 0 0 5 5 】**

図 9 に、活性化工程で用いられる電圧印加の好ましい一例を示した。印加する最大電圧値は、 $10 \sim 20\text{ V}$  の範囲で適宜選択される。

**【 0 0 5 6 】**

図 9（a）に於いて、 $T_1$  は電圧波形の正と負のパルス幅、 $T_2$  はパルス間隔であり、電圧値は正負の絶対値が等しく設定されている。また、図 9（b）に於いて、 $T_1$  および  $T_1'$  はそれぞれ電圧波形の正と負のパルス幅、 $T_2$  はパルス間隔であり、 $T_1 > T_1'$ 、電圧値は正負の絶対値が等しく設定されている。

**【 0 0 5 7 】**

このとき、放出電流  $I_e$  がほぼ飽和に達した時点で通電を停止し、スローリー

クバルブを閉め、活性化処理を終了する。

#### 【0058】

以上の工程により図17に示したような電子放出素子を作製することができる。

#### 【0059】

上述のような素子構成と製造方法によって作製された電子放出素子の基本特性について図10、図11を用いて説明する。

#### 【0060】

図10は、前述した構成を有する電子放出素子の電子放出特性を測定するための測定評価装置の概略図である。図10において、51は素子に素子電圧 $V_f$ を印加するための電源、50は素子の電極部を流れる素子電流 $I_f$ を測定するための電流計、54は素子の電子放出部より放出される放出電流 $I_e$ を捕捉するためのアノード電極、53はアノード電極54に電圧を印加するための高圧電源、52は素子の電子放出部より放出される放出電流 $I_e$ を測定するための電流計である。

#### 【0061】

電子放出素子の素子電極22，23間を流れる素子電流 $I_f$ 、及びアノードへの放出電流 $I_e$ の測定にあたっては、素子電極22，23に電源51と電流計50とを接続し、該電子放出素子の上方に電源53と電流計52とを接続したアノード電極54を配置している。

#### 【0062】

また、本電子放出素子およびアノード電極54は真空装置55内に設置され、その真空装置には排気ポンプ56および真空計等の真空装置に必要な機器が具備されており、所望の真空下で本素子の測定評価を行えるようになっている。なお、アノード電極54の電圧は1kV～10kV、アノード電極と電子放出素子との距離Hは2mm～8mmの範囲で測定した。

#### 【0063】

図10に示した測定評価装置により測定された放出電流 $I_e$ および素子電流 $I_f$ と素子電圧 $V_f$ の関係の典型的な例を図11に示す。なお、放出電流 $I_e$ と素

子電流  $I_f$  は大きさが著しく異なるが、図 11 では  $I_f$ 、 $I_e$  の変化の定性的な比較検討のために、リニアスケールで縦軸を任意単位で表記した。

#### 【0064】

本電子放出素子は放出電流  $I_e$  に対する三つの特徴を有する。

#### 【0065】

まず第一に、図 11 から明らかなように、本素子はある電圧（しきい値電圧と呼ぶ、図 11 中の  $V_{th}$ ）以上の素子電圧を印加すると急激に放出電流  $I_e$  が増加し、一方しきい値電圧  $V_{th}$  以下では放出電流  $I_e$  がほとんど検出されない。すなわち、放出電流  $I_e$  に対する明確なしきい値電圧  $V_{th}$  を持った非線形素子としての特性を示しているのが判る。

#### 【0066】

第二に、放出電流  $I_e$  が素子電圧  $V_f$  に依存するため、放出電流  $I_e$  は素子電圧  $V_f$  で制御できる。

#### 【0067】

第三に、アノード電極 54 に捕捉される放出電荷は、素子電圧  $V_f$  を印加する時間に依存する。すなわち、アノード電極 54 に捕捉される電荷量は、素子電圧  $V_f$  を印加する時間により制御できる。

#### 【0068】

次に、本発明に係る電子源基板及び画像形成装置について説明する。

#### 【0069】

本発明に係る電子源基板の基本構成としては、図 2 に示したような構成が挙げられる。

#### 【0070】

この電子源基板は、基板 21 上に、複数の X 方向配線（走査信号用配線）26 と、この X 方向配線 26 の上に層間絶縁層 25 を介して複数の Y 方向配線（変調信号用配線）24 が形成され、該両方向配線の交差部近傍にそれぞれ図 17 に示したような電子放出素子が配設されているものである。

#### 【0071】

X 方向配線 26 は画像形成装置としてパネル化した後は走査電極として作用し

、変調信号電極として作用する Y 方向配線 2 4 よりも低い配線抵抗を要求されるため、線幅を太くするか膜厚を厚くする設計がなされる。つまり、X 方向配線（走査信号用配線）2 6 は、Y 方向配線（変調信号用配線）2 4 に比べて線幅を太く設計することができる。

#### 【0 0 7 2】

尚、層間絶縁層 2 5 については、フォトリソプロセスまたはスクリーン印刷またはフォトリソプロセスとスクリーン印刷を組み合わせで作成することができる。

#### 【0 0 7 3】

上記のような単純マトリクス配置の電子源基板を用いた本発明の画像形成装置の一例を図 1 に示す。図 1（a）は画像形成装置を模式的に示した全体斜視図であり、外囲器 9 0 内の構造を説明するために、後述する支持枠 8 6 およびフェースプレート 8 2 の一部を取り除いた状態を示している。図 1（b）は、図 1（a）中の C-C' における部分断面図である。

#### 【0 0 7 4】

図 1 において、8 1 は複数の電子放出素子を配置したリアプレートとしての電子源基板であり、図 2 に示したような構成を有している。

#### 【0 0 7 5】

8 2 はフェースプレートである。フェースプレート 8 2 は、ガラス基板 8 3 の上に画像形成部材であるところの蛍光膜 8 4、メタルバック 8 5、非蒸発型ゲッタ 8 7 及び蒸発型ゲッタ 8 8 が形成されてなり、この部分は画像表示領域となる。

#### 【0 0 7 6】

図 1 2 はフェースプレート 8 2 上に設ける蛍光膜 8 4 の説明図である。蛍光膜 8 4 は、モノクロームの場合は蛍光体のみから成るが、カラーの蛍光膜の場合は、蛍光体の配列によりブラックストライプあるいはブラックマトリクスなどと呼ばれる黒色導電体 9 1 と蛍光体 9 2 とで構成される。ブラックストライプ、ブラックマトリクスが設けられる目的は、カラー表示の場合必要となる三原色蛍光体の、各蛍光体 9 2 間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜 8 4 における外光反射によるコントラストの低下を抑制することである。

る。

#### 【 0 0 7 7 】

また、蛍光膜 8 4 の内面側には通常メタルバック 8 5 が設けられる。メタルバックを設ける目的は、蛍光体の発光のうち内面側への光をフェースプレート 8 2 側へ鏡面反射することにより輝度を向上すること、電子ビーム加速電圧を印加するためのアノード電極として作用すること等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化处理（通常フィルミングと呼ばれる）を行い、その後 A 1 を真空蒸着等で堆積することで作製できる。

#### 【 0 0 7 8 】

フェースプレートには非蒸発型ゲッタ 8 7 と蒸発型ゲッタ 8 8 が積層して配設されている。

#### 【 0 0 7 9 】

8 6 は支持枠である。電子源基板 8 1 、支持枠 8 6 、フェースプレート 8 2 は、フリットガラスなどを用いて互いに接着され、外囲器 9 0 を形成している。フェースプレート 8 2 、電子源基板 8 1 間に、スペーサーと呼ばれる支持体 8 9 を設置することにより、大面積パネルの場合にも大気圧に対して十分な強度を持つ外囲器 9 0 を構成することができる。

#### 【 0 0 8 0 】

次に、上記のような構成を有する本発明の画像形成装置の製造方法を説明する。

#### 【 0 0 8 1 】

まず、フェースプレート 8 2 の所定の位置に非蒸発型ゲッタ 8 7 を配設する。配設位置としては、メタルバック 8 5 上と、蛍光膜 8 4 の間の黑色導電材 9 1 上に形成するのが好ましく、画像表示領域内全域に万遍なく配置されることが望ましい。

#### 【 0 0 8 2 】

非蒸発型ゲッタ 8 7 の形成は、具体的には、例えば画像表示領域に対応した大きな窓のマスクを用い、一旦、全面に均一な膜厚で形成したり、黑色導電材 9 1 のパターンに合わせた形状の開口を持つ適当なマスクをのせて黑色導電材 9 1 上

に形成する。これらは真空蒸着法またはスパッタリング法によって容易に形成可能である。

#### 【0083】

非蒸発型ゲッタ 87 の材料としては、主成分が Ti のものが好適である。金属 Ti は Al と比べて原子量が大きいため、電子線の透過率が劣る。そのために蛍光膜 84 の上に形成されるメタルバック 85、Ti ゲッタ 87 の厚みは Al 薄膜のみのメタルバック 85 の場合より薄く形成する必要があるため、300～1000 Å の膜厚で形成するのが望ましい。

#### 【0084】

次に、図 2 に示したような電子源基板 81 と、非蒸発型ゲッタ 87 を配設したフェースプレート 82 と、支持枠 86 とを、真空雰囲気下に設置する（セット工程）。この時の真空度は  $10^{-4}$  Pa 以下が好ましい。

#### 【0085】

続いて、真空雰囲気下で、電子源基板 81 と、非蒸発型ゲッタ 87 を配設したフェースプレート 82 と、支持枠 86 とをベーキングする（ベーキング工程）。このベーキング工程としては、250℃以上450℃以下の熱処理が好適である。これにより、ベーキング工程が非蒸発型ゲッタを活性化する工程を兼ねることができる。

#### 【0086】

次に、非蒸発型ゲッタ 87 上に蒸発型ゲッタ 88 をフラッシュし形成する。蒸発型ゲッタ 88 は通常 Ba 等が主成分であり、該蒸着膜の吸着作用により、真空度を維持するものである。

#### 【0087】

この蒸発型ゲッタ 88 は、具体的には、例えば予め誘導加熱可能なりボンに積めたゲッタ材料をフラッシュさせることによって形成できる。この時の温度は250℃以下が好ましい。高温過ぎると蒸発型ゲッタのポンプ機能（ガスの吸着機能）が低減する。

#### 【0088】

本発明においては、蒸発型ゲッタ 88 の膜厚は非蒸発型ゲッタ 87 より薄く形

成するのが好ましい。厚すぎると、下地の非蒸発型ゲッタのポンプ機能（ガスの吸着機能）が低減する。

#### 【0089】

非蒸発型ゲッタ 87 は、蒸発型ゲッタ 88 をフラッシュさせる際のガスをすばやく吸着し、蒸発型ゲッタ 88 の劣化を抑え、蒸発型ゲッタ全体の吸着ガス総量をあげる効果がある。また、メタルバック 85 上に形成した非蒸発型ゲッタ 87 と蒸発型ゲッタ 88 を薄くすることで、蛍光膜 84 に入射する電子の透過率を損なわないものの、非蒸発型ゲッタと蒸発型ゲッタ全体の面積を大きくする効果がある。

#### 【0090】

次に、電子源基板 81、支持枠 86 及びフェースプレート 82 をフリットガラス等の接合部材によって接着し、例えば 400～500℃で、10分以上焼成することで、封着して、外囲器 90 を構成する（封着工程）。尚、接合部材として In を用いることにより、低温での接合プロセスが実現できる。

#### 【0091】

封着を行う際、カラーの場合は各色蛍光体と電子放出素子とを対応させなくてはいけないため、十分な位置合わせを行う必要がある。

#### 【0092】

以上のようにして、図 1 に示したような画像形成装置（外囲器 90）を製造することができる。

#### 【0093】

前述した表面伝導型電子放出素子の基本的特性によれば、電子放出部からの放出電子は、しきい値電圧以上では対向する電極間に印加するパルス状電圧の波高値と巾によって制御され、その中間値によっても電流量が制御されるため、上記の構成を有する画像形成装置は中間調表示が可能である。

#### 【0094】

また多数の電子放出素子を配置した場合、各ラインの走査線信号によって選択ラインを決め、各情報信号ラインを通じて個々の素子に上記パルス状電圧を適宜印加すれば、任意の素子に適宜電圧を印加する事が可能となり、各素子を ON す

ることができる。

#### 【0 0 9 5】

また中間調を有する入力信号に応じて電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式が挙げられる。

#### 【0 0 9 6】

以下に本発明の画像形成装置に用いることのできる駆動装置について説明する。

#### 【0 0 9 7】

単純マトリクス配置の電子源基板を用いて構成した表示パネル（外囲器）を利用した、NTSC方式のテレビ信号に基づいたテレビジョン表示用の画像形成装置の構成例を、図13に示す。

#### 【0 0 9 8】

図13において、101は図1に示したような画像表示パネル（外囲器）、102は走査回路、103は制御回路、104はシフトレジスタ、105はラインメモリ、106は同期信号分離回路、107は情報信号発生器、Vaは直流電圧源である。

#### 【0 0 9 9】

電子源基板を用いた画像表示パネル101のX方向配線26には、走査線信号を印加するXドライバーの走査回路102が、Y方向配線24には情報信号が印加されるYドライバーの情報信号発生器107が接続されている。

#### 【0 1 0 0】

電圧変調方式を実施するには、情報信号発生器107として、一定の長さの電圧パルスが発生するが入力されるデータに応じて、適宜パルスの波高値を変調するような回路を用いる。また、パルス幅変調方式を実施するには、情報信号発生器107としては、一定の波高値の電圧パルスが発生するが入力されるデータに応じて、適宜電圧パルスの幅を変調するような回路を用いる。

#### 【0 1 0 1】

制御回路103は、同期信号分離回路106より送られる同期信号Tsyncに基づいて、各部に対してTscan, Tsft及びTmryの各制御信号を発



生する。

#### 【0 1 0 2】

同期信号分離回路 1 0 6 は、外部から入力される N T S C 方式のテレビ信号から、同期信号成分と輝度信号成分とを分離するための回路である。この輝度信号成分は、同期信号に同期してシフトレジスタ 1 0 4 に入力される。

#### 【0 1 0 3】

シフトレジスタ 1 0 4 は、時系列的にシリアルに入力される前記輝度信号を、画像の 1 ライン毎にシリアル／パラレル変換して、制御回路 1 0 3 より送られるシフトクロック  $T_{sft}$  に基づいて動作する。シリアル／パラレル変換された画像 1 ライン分のデータ（電子放出素子  $n$  素子分の駆動データに相当）は、 $n$  個の並列信号として前記シフトレジスタ 1 0 4 より出力される。

#### 【0 1 0 4】

ラインメモリ 1 0 5 は、画像 1 ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、記憶された内容は、情報信号発生器 1 0 7 に入力される。

#### 【0 1 0 5】

情報信号発生器 1 0 7 は、各々の輝度信号に応じて、電子放出素子の各々を適切に駆動する為の信号源であり、その出力信号は Y 方向配線 2 4 を通じて表示パネル 1 0 1 内に入り、走査回路 1 0 2 によって選択中の X 方向配線 2 6 との交点にある各々の電子放出素子に印加される。

#### 【0 1 0 6】

X 方向配線 2 6 を順次走査することによって、パネル全面の電子放出素子を駆動することが可能になる。

#### 【0 1 0 7】

以上のように本発明による画像形成装置において、各電子放出素子に両方向配線を通じ、電圧を印加することにより電子放出させ、直流電圧源  $V_a$  に接続された高圧端子  $H_v$  を通じ、アノード電極であるメタルバック 8 5 に高圧を印加し、発生した電子ビームを加速し、蛍光膜 8 4 に衝突させることによって、画像を表示することができる。

#### 【0 1 0 8】

ここで述べた画像形成装置の構成は、本発明の画像形成装置の一例であり、本発明の技術思想に基づいて種々の変形が可能である。入力信号についてはNTSC方式を挙げたが、入力信号はこれに限られるものではなく、PAL、HDTVなどでも同じである。

#### 【0109】

##### 【実施例】

以下、本発明の実施例を説明するが、本発明はこれらの実施例に限定されるものではない。

#### 【0110】

##### 〔実施例1〕

本実施例は、図2に示したような多数の表面伝導型電子放出素子をマトリクス配線接続してなる電子源基板を用いて、図1に示したような画像形成装置を製造した例である。

#### 【0111】

先ず、本実施例における電子源基板の製造方法を、図2乃至図7等を用いて説明する。

#### 【0112】

##### （素子電極の形成）

本実施例では基板21としてプラズマディスプレイ用電気ガラスであるアルカリ成分が少ないPD-200（旭硝子（株）社製）の材料を用いた。このガラス基板21上に、スパッタ法によってまず下引き層としてチタニウムTi（厚さ5nm）、その上に白金Pt（厚さ40nm）を成膜した後、ホトレジストを塗布し、露光、現像、エッチングという一連のフォトリソグラフィー法によってパターンニングして素子電極22、23を形成した（図3参照）。なお、本実施例では素子電極の間隔Lは10 $\mu$ m、対向する長さWは100 $\mu$ mとした。

#### 【0113】

##### （Y方向配線の形成）

X方向配線26とY方向配線24の配線材料に関しては、多数の表面伝導型電子放出素子にほぼ均等な電圧が供給されるように低抵抗である事が望まれ、材料

、膜厚、配線巾等が適宜設定される。

#### 【0114】

共通配線としてのY方向配線（下配線）24は、素子電極の一方（本例では素子電極23）に接して、かつそれらを連結するようにライン状のパターンで形成した。材料には銀Agフォトペーストインキを用い、スクリーン印刷した後、乾燥させてから、所定のパターンに露光し現像した。この後480℃前後の温度で焼成してY方向配線24を形成した（図4参照）。このY方向配線24の厚さは約10 $\mu$ m、線幅は約50 $\mu$ mである。尚、図示していないが、終端部は配線取り出し電極として使うために、線幅をより大きくした。

#### 【0115】

（層間絶縁層の形成）

上下配線を絶縁するために、層間絶縁層25を配置する。後述のX方向配線（上配線）26と先に形成したY方向配線（下配線）24との交差部を覆うように、かつX方向配線（上配線）26と素子電極の他方（本例では素子電極22）との電氣的接続が可能なように、接続部にコンタクトホール28を開けて形成した（図5参照）。

#### 【0116】

具体的には、PbOを主成分とする感光性のガラスペーストをスクリーン印刷した後、露光し現像した。これを4回繰り返し、最後に480℃前後の温度で焼成した。この層間絶縁層25の厚みは、全体で約30 $\mu$ mであり、幅は150 $\mu$ mである。

#### 【0117】

（X方向配線の形成）

X方向配線（上配線）26は、先に形成した層間絶縁層25の上に、Agペーストインキをスクリーン印刷した後乾燥させ、この上に再度同様なことを行い2度塗りしてから、480℃前後の温度で焼成した。X方向配線26は、層間絶縁層25を挟んでY方向配線24と交差しており、層間絶縁層25のコンタクトホール部分で素子電極の他方（本例では素子電極22）とも接続されている（図6参照）。尚、X方向配線26の厚さは約15 $\mu$ mである。なお終端部は配線取り

出し電極として使うために、線幅をより大きくした。

#### 【0 1 1 8】

このようにしてX Yマトリクス配線を有する基板が形成された。

#### 【0 1 1 9】

(導電性膜の形成)

次に、上記基板を十分にクリーニングした後、撥水剤を含む溶液で表面を処理し、表面が疎水性になるようにした。これはこの後塗布する導電性膜形成用の水溶液が、素子電極上に適度な広がりをもって配置されるようにするためである。尚、撥水剤は、D D S (ジメチルジエトキシシラン) 溶液をスプレー法にて基板上に散布し、1 2 0 ℃にて温風乾燥した。

#### 【0 1 2 0】

その後、インクジェット塗布方法により、素子電極間に導電性膜 2 7 を形成した。本工程を図 7 の模式図を用いて説明する。尚、基板 2 1 上における個々の素子電極の平面的なばらつきを補償するために、基板上の数箇所に於いてパターンの配置ずれを観測し、観測点間のポイントのずれ量は直線近似して位置補完し、導電性膜形成材料を塗付する事によって、全画素の位置ずれをなくして、対応した位置に的確に塗付するようにした。

#### 【0 1 2 1】

本実施例では、導電性膜 2 7 としてパラジウム膜を得る目的で、先ず水 8 5 : イソプロピルアルコール (I P A) 1 5 からなる水溶液に、パラジウム-プロリン錯体 0 . 1 5 重量%を溶解し、有機パラジウム含有溶液を得た。この他若干の添加剤を加えた。この溶液の液滴を、液滴付与手段 7 1 として、ピエゾ素子を用いたインクジェット噴射装置を用い、ドット径が 6 0  $\mu$  m となるように調整して電極間に付与した (図 7 (a))。

#### 【0 1 2 2】

その後、この基板を空気中にて、3 5 0 ℃で 1 0 分間の加熱焼成処理をして酸化パラジウム (P d O) からなる導電性膜 2 7 ' が形成された (図 7 (b))。ドットの直径は約 6 0  $\mu$  m、厚みは最大で 1 0 n m の膜が得られた。

#### 【0 1 2 3】

(フォーミング工程)

次に、フォーミングと呼ばれる本工程に於いて、上記導電性膜 2 7' を通電処理して内部に亀裂を生じさせ、電子放出部 2 9 を形成する (図 7 (c))。

【0 1 2 4】

具体的な方法は、上記基板 2 1 の周囲の引出し配線部を残して、基板全体を覆うようにフード状の蓋をかぶせて基板 2 1 との間で内部に真空空間を作り、外部電源よりこの引出し配線の端子部から両方向配線 2 4, 2 6 間に電圧を印加し、素子電極 2 2, 2 3 間に通電することによって、導電性膜 2 7' を局所的に破壊、変形もしくは変質させることにより、電氣的に高抵抗な状態の電子放出部 2 9 を形成する。

【0 1 2 5】

この時若干の水素ガスを含む真空雰囲気下で通電加熱すると、水素によって還元が促進され酸化パラジウム  $PdO$  からなる導電性膜 2 7' がパラジウム  $Pd$  からなる導電性膜 2 7 に変化する。

【0 1 2 6】

この変化時に膜の還元収縮によって、一部に亀裂 (間隙) が生じるが、この亀裂発生位置、及びその形状は元の膜の均一性に大きく影響される。多数の素子の特性ばらつきを抑えるのに、上記亀裂は導電性膜 2 7 の中央部に起こり、かつなるべく直線状になることがなによりも望ましい。

【0 1 2 7】

なおこのフォーミングにより形成した亀裂付近からも、所定の電圧下では電子放出が起こるが、現状の条件ではまだ発生効率が非常に低いものである。

【0 1 2 8】

また得られた導電性膜 2 7 の抵抗値  $R_s$  は、 $10^2$  から  $10^7 \Omega$  の値である。

【0 1 2 9】

本実施例ではフォーミング処理に図 8 (b) に示した様なパルス波形を用い、 $T_1$  を  $0.1 \text{ msec}$ 、 $T_2$  を  $50 \text{ msec}$  とした。印加した電圧は  $0.1 \text{ V}$  から始めて 5 秒ごとに  $0.1 \text{ V}$  ステップ程度ずつ増加させた。通電フォーミング処理の終了は、パルス電圧印加時に素子に流れる電流を測定して抵抗値を求め、フ

ォーミング処理前の抵抗に対して 1 0 0 0 倍以上の抵抗を示した時点でフォーミングを終了した。

#### 【0 1 3 0】

(活性化工程)

前記のフォーミングと同様にフード状の蓋をかぶせて基板 2 1 との間で内部に真空空間を作り、外部から両方向配線 2 4 , 2 6 を通じてパルス電圧を素子電極 2 2 , 2 3 間に繰り返し印加することによって行う。そして炭素原子を含むガスを導入し、それに由来する炭素あるいは炭素化合物を、前記亀裂近傍にカーボン膜として堆積させる。

#### 【0 1 3 1】

本実施例ではカーボン源としてトリニトリルを用い、スローリークバルブを通して真空空間内に導入し、 $1.3 \times 10^{-4} \text{ Pa}$  を維持した。

#### 【0 1 3 2】

図 9 に、活性化工程で用いられる電圧印加の好ましい一例を示した。印加する最大電圧値は、1 0 ~ 2 0 V の範囲で適宜選択される。

#### 【0 1 3 3】

図 9 ( a ) に於いて、T 1 は電圧波形の正と負のパルス幅、T 2 はパルス間隔であり、電圧値は正負の絶対値が等しく設定されている。また、図 9 ( b ) に於いて、T 1 および T 1 ' はそれぞれ電圧波形の正と負のパルス幅、T 2 はパルス間隔であり、 $T 1 > T 1 '$ 、電圧値は正負の絶対値が等しく設定されている。

#### 【0 1 3 4】

このとき、素子電極 2 3 に与える電圧を正としており、素子電流  $I_f$  は、素子電極 2 3 から素子電極 2 2 へ流れる方向が正である。約 6 0 分後に放出電流  $I_e$  がほぼ飽和に達した時点で通電を停止し、スローリークバルブを閉め、活性化処理を終了した。

#### 【0 1 3 5】

以上の工程で、基板上に多数の電子放出素子をマトリクス配線接続してなる電子源基板を作製することができた。

#### 【0 1 3 6】

### (電子源基板の特性評価)

上述のような素子構成と製造方法によって作成された電子放出素子の基本特性を、図10に示したような装置を用いて測定した。その結果、素子電極間に印加する電圧12Vにおける放出電流 $I_e$ を測定した結果、平均 $0.6\mu A$ 、電子放出効率は平均0.15%を得た。また素子間の均一性もよく、各素子間での $I_e$ のばらつきは5%と良好な値が得られた。

### 【0137】

次に、以上のようにして製造した単純マトリクス配置の電子源基板を用いて図1に示したような画像形成装置（表示パネル）を製造した。尚、図1は内部を表現するために部分的に切り欠いて表している。

### 【0138】

フェースプレート82には電子源基板81と同じくプラズマディスプレイ用電気ガラスであるアルカリ成分が少ないPD-200（旭硝子（株）社製）の材料を用いている。このガラス材料の場合、ガラスの着色現象は起きないし、板厚を3mm程度にすれば、10kV以上の加速電圧で駆動した場合でも、2次的に発生する軟X線の漏れを抑える遮蔽効果も充分である。

### 【0139】

図14、図15を用いて、本実施例による画像表示装置のゲッタ作成および封着方法を説明する。尚、図15はフェースプレート周辺部の概略断面構造を示している。

### 【0140】

#### (接合部材の配設)

まず、フェースプレート82と電子源基板81を接合するための部材を所定の位置に配設する。本実施例では、接合部材としてIn膜93をパターンニング形成した（図14参照）。

### 【0141】

In膜93の膜厚は、フェースプレート82と電子源基板81それぞれに形成したIn膜93の膜厚合計が、接合後のIn膜93の厚みと比較して、充分に多くなるように調節してある。本実施例では、封着後のIn膜93の厚みが300

$\mu\text{m}$ 程度となるように、フェースプレート 82、電子源基板 81 それぞれに同じく  $300\mu\text{m}$ の膜厚で形成した。

#### 【0142】

(非蒸発型ゲッタの形成)

フェースプレート 82 のメタルバック 85 上に非蒸発型ゲッタ 87 である厚さ  $500\text{\AA}$  の Ti 膜を RF スパッタ法により堆積した。この時、非蒸発型ゲッタ 87 が画像表示領域内のみに形成されるように、大きな開口を中心に持つメタルマスクを用いた。本実施例では、一旦フェースプレート 82 を大気圧程度の雰囲気下におくことで非蒸発型ゲッタ (薄膜 Ti ゲッタ) 87 にガスを十分に吸着させた上で、黒色導電体 91 上の箇所にのみ、RF スパッタ法により薄膜 Ti ゲッタをさらに  $2.5\mu\text{m}$  堆積した (図 15 (a) 参照)。パターンニングには、黒色導電体 91 の箇所に合わせた小さな開口のメタルマスクを用いた。メタルマスクには Ni 金属の薄板を用いて、裏面から磁石により固定させると、まわり込みが少ないパターンニングが実現する。

#### 【0143】

(セット工程)

次に、電子源基板 81 と、非蒸発型ゲッタ 87 を配設したフェースプレート 82 と、支持枠 86 とを、真空雰囲気下に設置した。

#### 【0144】

(ベーキング工程)

図 14 に示したように対向させたフェースプレート 82 と電子源基板 81 の間に一定の間隔を設けた状態で、両基板を保持し真空加熱する。基板からガスが放出され、かつ非蒸発型ゲッタ 87 が活性化され、その後室温に戻った時にパネル内部が十分な真空度となるよう、 $300^{\circ}\text{C}$  以上の高温で基板真空ベークを行った。この時点で、In 膜 93 は融けた状態であり、融けた In が流れ出さないよう両基板とも十分な水準出しを行っている。

#### 【0145】

(蒸発型ゲッタの形成)

真空ベークの後、 $100^{\circ}\text{C}$  程度まで温度を下げた上で、フェースプレート 82



の非蒸発ゲッタ 87 上に不図示の Ba を主成分とする蒸発型ゲッタ材料を積めたりボン状のゲッタに電流を通電しフラッシュさせ、蒸発型ゲッタ 88 を  $300\text{ Å}$  形成した（図 15（b）参照）。蒸発型ゲッタをフラッシュさせる際、発生するガスは非蒸発型ゲッタ 87 によってすばやく吸着され、蒸発型ゲッタの劣化を抑えることができる。

#### 【0146】

（封着工程）

次に再び  $I_n$  の融点以上の  $180^\circ\text{C}$  まで温度を上げ、図 14 に示した位置決め装置 200 により、フェースプレート 82 と電子源基板 81 との間隔を徐々に縮めていき、両基板の接合、すなわち封着を行った。

#### 【0147】

以上のプロセスにより図 1 に示されるような表示パネルを製造し、更に図 13 の走査回路・制御回路・変調回路・直流電圧源などからなる駆動回路を接続し、パネル状の画像表示装置を製造した。

#### 【0148】

本実施例の画像表示装置において、X 方向端子と Y 方向端子を通じて、各電子放出素子に電圧を印加することにより電子放出させ、高圧端子  $H_v$  を通じ、アノード電極であるメタルバック 85 に高圧を印加し、発生した電子ビームを加速し、蛍光膜 84 に衝突させることによって、画像を表示した。その結果、輝度の経時変化は少なく、また画像表示領域内での経時的な輝度ばらつきの発生も少なかった。

#### 【0149】

[実施例 2]

本実施例は、図 2 に示したような多数の表面伝導型電子放出素子をマトリクス配線接続してなる電子源基板を用いて、図 16 に示したような画像形成装置を製造した例である。

#### 【0150】

図 16（a）は画像形成装置を模式的に示した全体斜視図であり、外囲器 90 内の構造を説明するために、支持枠 86 およびフェースプレート 82 の一部を取

り除いた状態を示している。図16 (b) は、図16 (a) 中のC-C' における部分断面図である。尚、図1 の画像形成装置の部材と同一の部材には同一を符号を付している。

#### 【0151】

本実施例は、実施例1で黒色導電体91上の箇所にのみ薄膜Tiゲッタを更に形成する代わりに、電子源基板81のX方向配線26の上にも非蒸発型ゲッタ87を設置した。

#### 【0152】

X方向配線上への非蒸発型ゲッタ87の形成は、導電性膜27を形成した後、もしくは活性化工程後に行うことができる。本実施例では、素子の活性化工程を行った後、RFスパッタ法により薄膜Tiゲッタを2.5 $\mu$ m堆積した。パターンニングには、X方向配線26の箇所に合わせた小さな開口のメタルマスクを用いた。メタルマスクにはNi金属の薄板を用いて、裏面から磁石により固定させると、まわり込みが少ないパターンニングが実現する。

#### 【0153】

尚、本実施例では、支持枠86をフェースプレート82側に予め設置しておいた。

#### 【0154】

これら以外は実施例1と全く同様にして画像形成装置を製造した。本実施例の画像表示装置において、X方向端子とY方向端子を通じて、各電子放出素子に電圧を印加することにより電子放出させ、高圧端子Hvを通じ、アノード電極であるメタルバック85に高圧を印加し、発生した電子ビームを加速し、蛍光膜84に衝突させることによって、画像を表示した。その結果、輝度の経時変化は少なく、また画像表示領域内での経時的な輝度ばらつきの発生も少なかった。

#### 【0155】

##### 【発明の効果】

以上説明したように、本発明によれば、画像表示領域内の画像形成部材上に非蒸発型ゲッタと蒸発型ゲッタを積層して配設したことにより、外囲器内の真空度が良好に維持され、電子放出素子の長寿命化と共に電子放出量が安定する。これ

により、輝度の経時変化、画像表示領域内での経時的な輝度ばらつきの発生の少ない、表示品位の高い画像形成装置が実現される。

**【図面の簡単な説明】**

**【図 1】**

本発明の画像形成装置の一構成例を示す模式図である。

**【図 2】**

本発明の画像形成装置に適用可能な電子源基板の一構成例を模式的に示す平面図である。

**【図 3】**

図 2 の電子源基板の製造工程を説明するための図である。

**【図 4】**

図 2 の電子源基板の製造工程を説明するための図である。

**【図 5】**

図 2 の電子源基板の製造工程を説明するための図である。

**【図 6】**

図 2 の電子源基板の製造工程を説明するための図である。

**【図 7】**

図 2 の電子源基板の製造工程を説明するための図である。

**【図 8】**

フォーミング電圧の例を示す図である。

**【図 9】**

活性化電圧の例を示す図である。

**【図 1 0】**

本発明に係る電子放出素子の特性を測定するための装置を模式的に示す図である。

**【図 1 1】**

本発明に係る表面伝導型電子放出素子の素子電流及び放出電流と素子電圧との関係を示す図である。

**【図 1 2】**

本発明に係る画像形成装置における蛍光膜の例を模式的に示す図である。

【図 1 3】

本発明に係る画像形成装置の駆動回路図である。

【図 1 4】

本発明に係る画像形成装置の製造工程を説明するための図である。

【図 1 5】

実施例 1 における画像形成部材上への非蒸発型ゲッタと蒸発型ゲッタの形成工程を説明するための図である。

【図 1 6】

本発明の画像形成装置の別の構成例を示す模式図である。

【図 1 7】

表面伝導型電子放出素子の一構成例を示す模式図である。

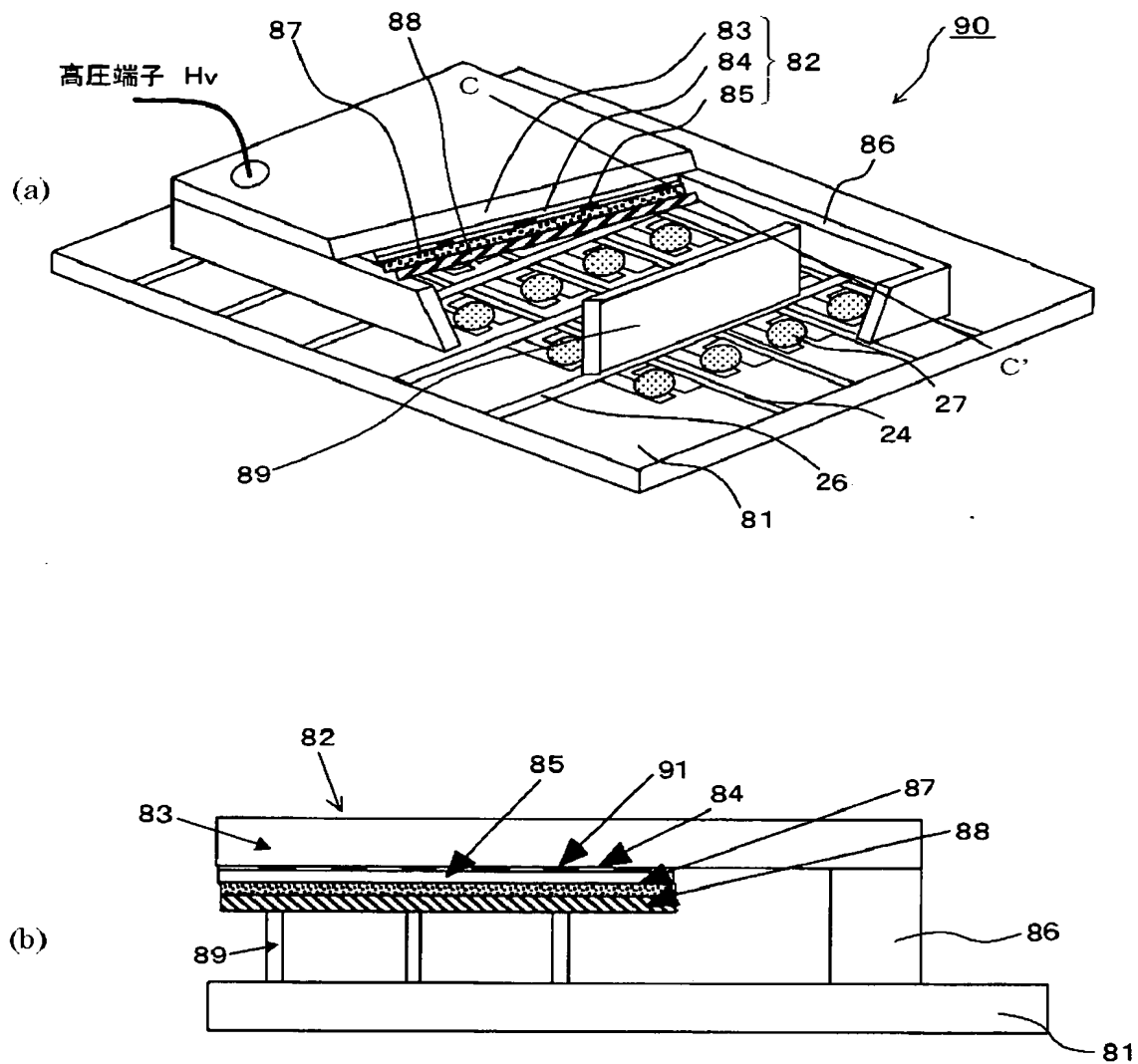
【符号の説明】

- 2 1     基板
- 2 2     素子電極
- 2 3     素子電極
- 2 4     Y 方向配線（下配線）
- 2 5     層間絶縁層
- 2 6     X 方向配線（上配線）
- 2 7     導電性膜（素子膜）
- 2 8     コンタクトホール
- 2 9     電子放出部
- 5 0     素子電流  $I_f$  を測定するための電流計
- 5 1     素子に素子電圧  $V_f$  を印加するための電源
- 5 2     放出電流  $I_e$  を測定するための電流計
- 5 3     アノード電極に電圧を印加するための高圧電源
- 5 4     放出電流  $I_e$  を捕捉するためのアノード電極
- 5 5     真空装置
- 5 6     排気ポンプ

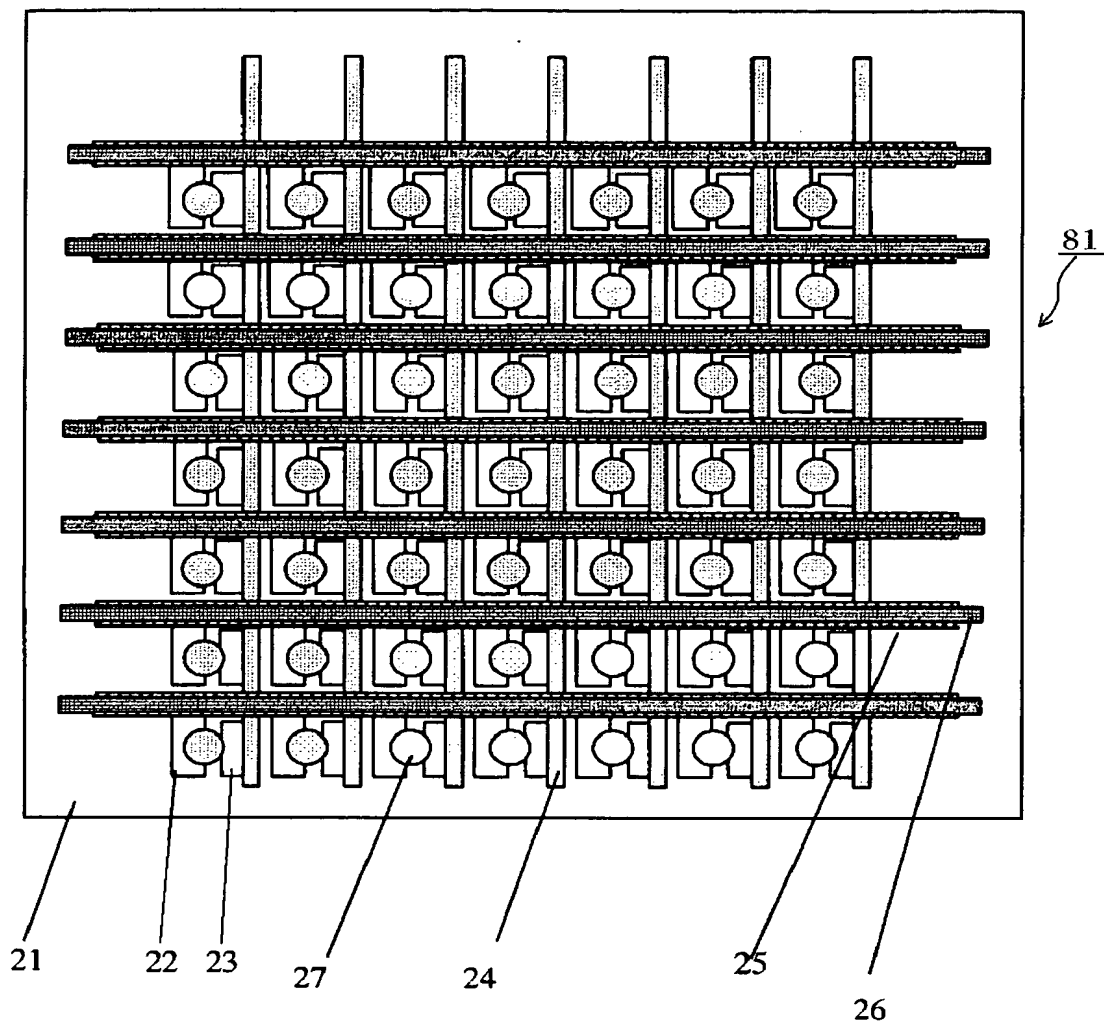
- 7 1 液滴付与手段
- 8 1 電子源基板
- 8 2 フェースプレート
- 8 3 ガラス基板
- 8 4 蛍光膜
- 8 5 メタルバック
- 8 6 支持枠
- 8 7 非蒸発型ゲッタ
- 8 8 蒸発型ゲッタ
- 8 9 スペーサ
- 9 0 外圍器（表示パネル）
- 9 1 黒色導電体
- 9 2 蛍光体
- 9 3 I n 膜
- 1 0 1 表示パネル
- 1 0 2 走査回路
- 1 0 3 制御回路
- 1 0 4 シフトレジスタ
- 1 0 5 ラインメモリ
- 1 0 6 同期信号分離回路
- 1 0 7 情報信号発生器
- 2 0 0 位置決め装置

【書類名】 図面

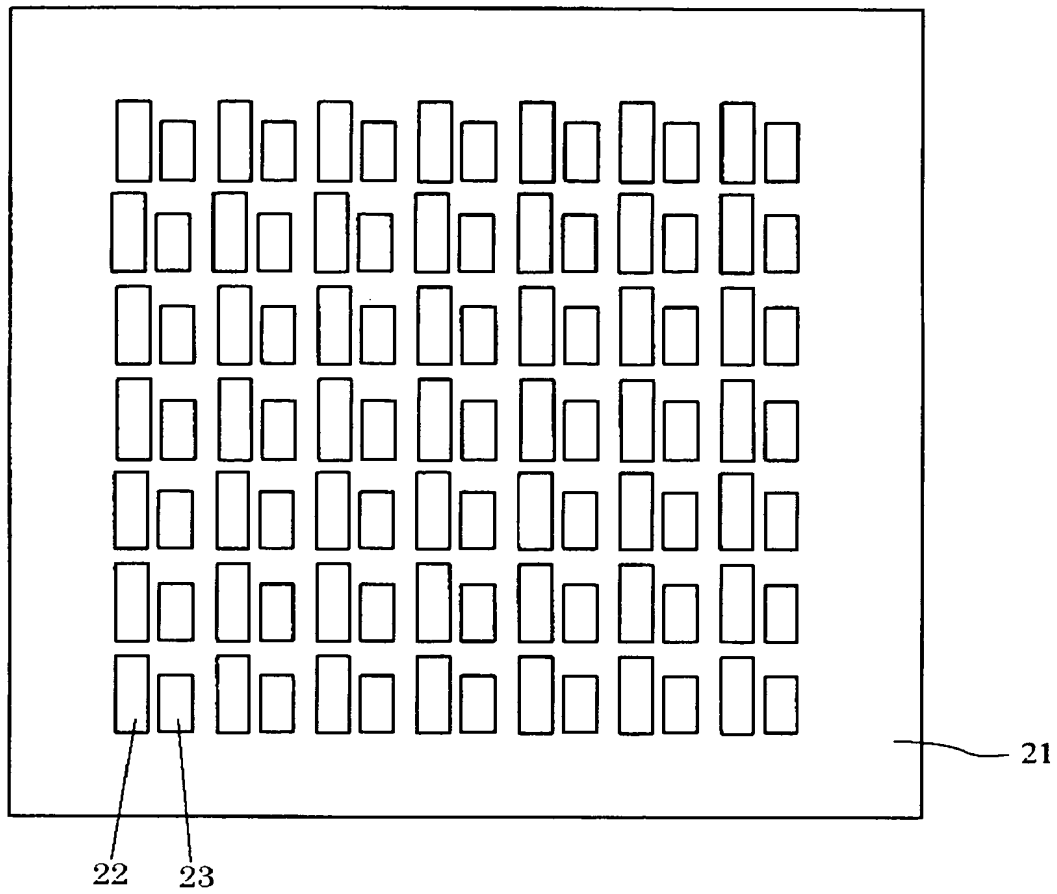
【図 1】



【図 2】

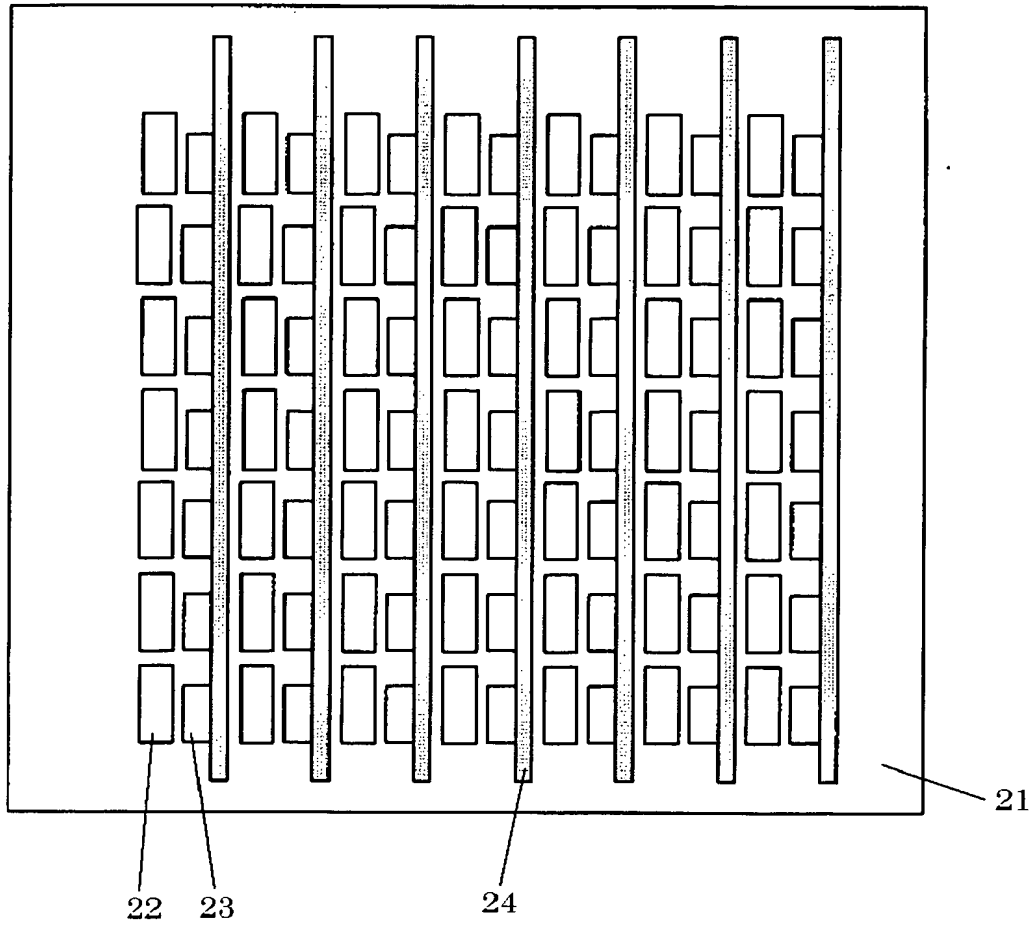


【図 3】

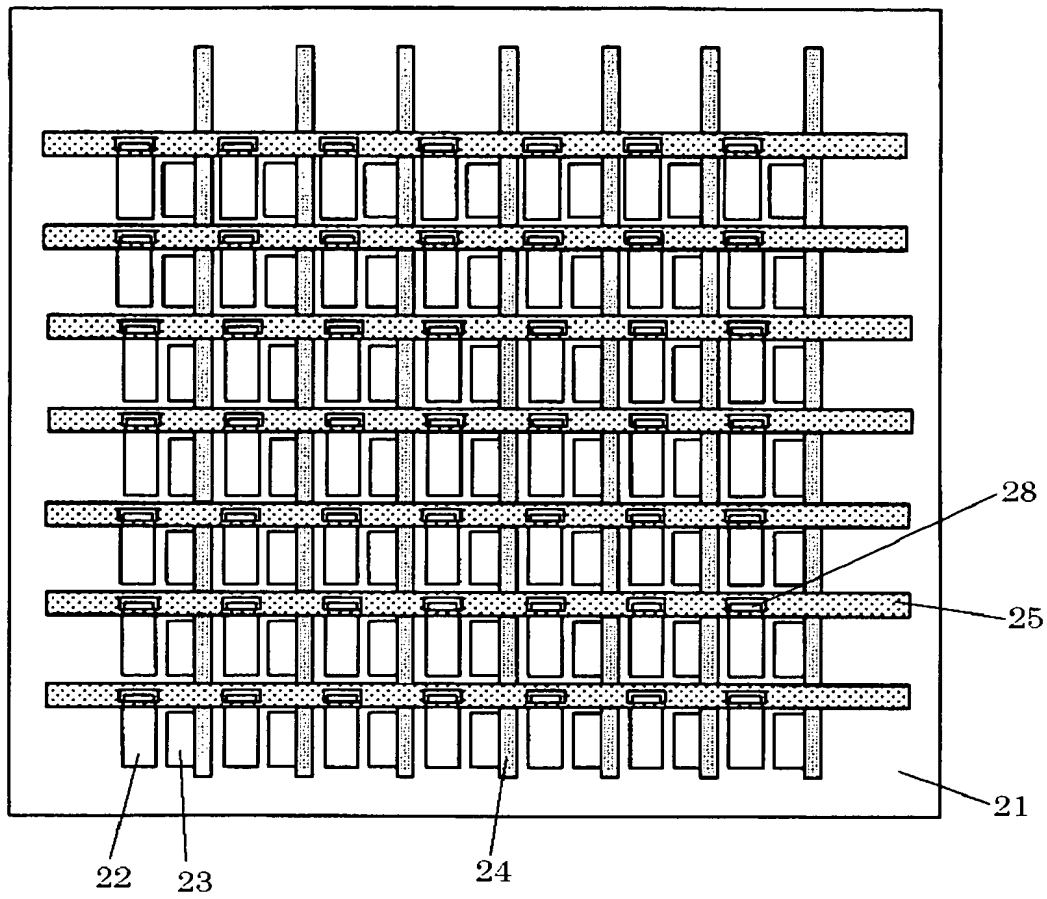




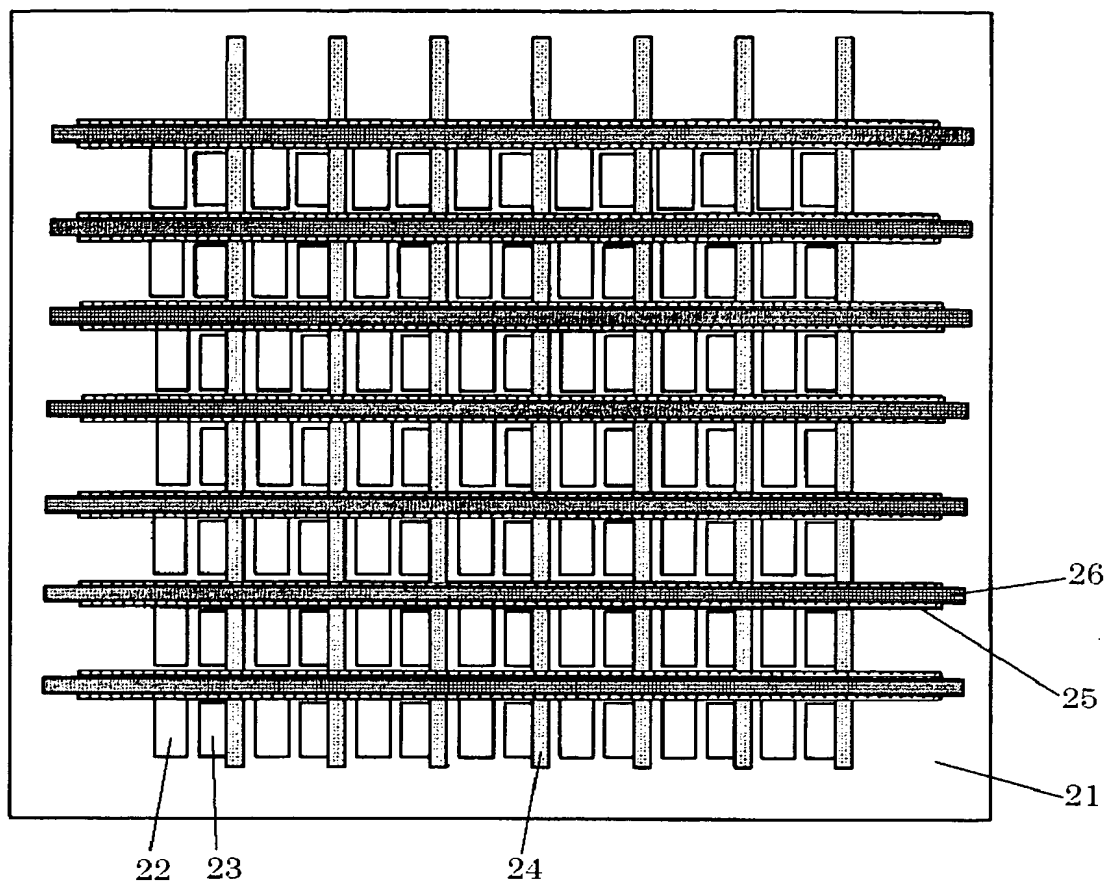
【図 4】



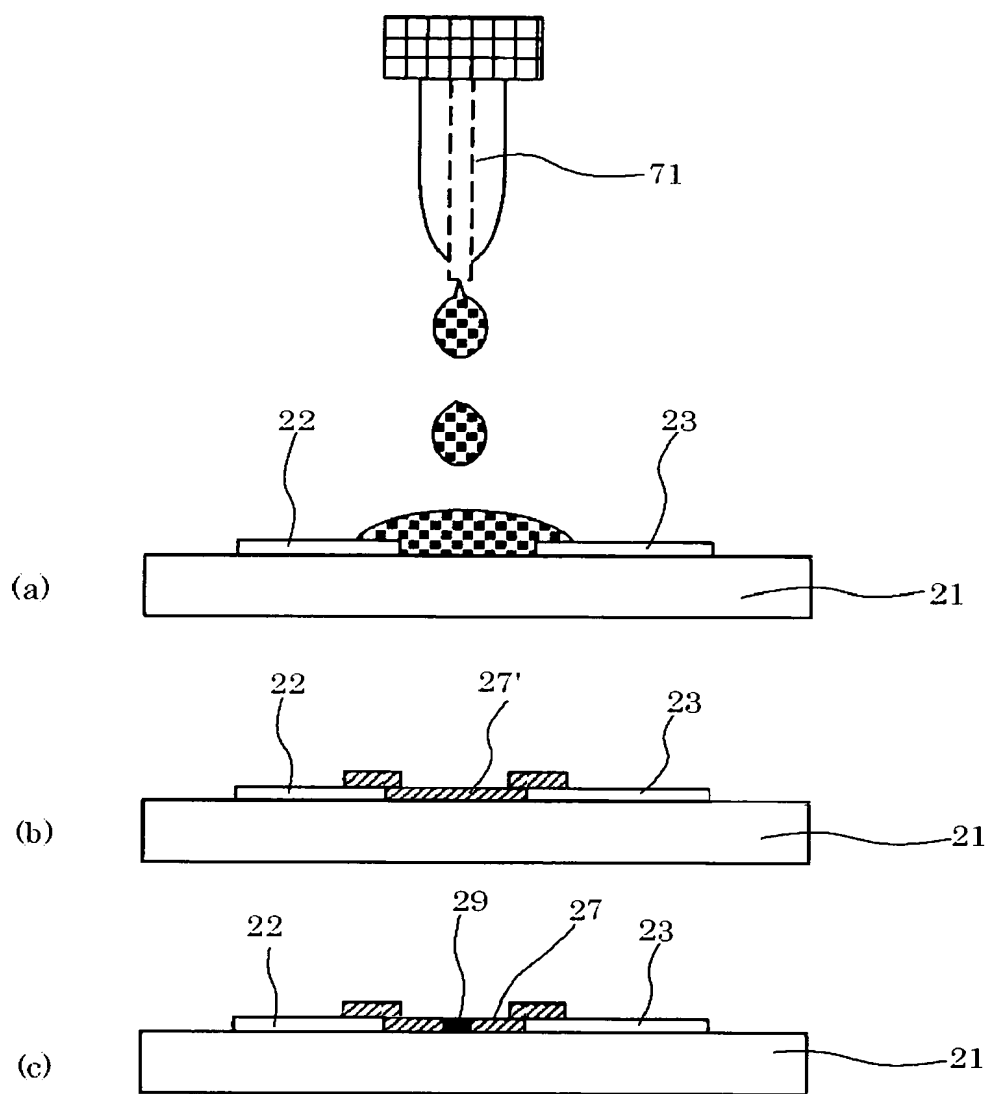
【図 5】



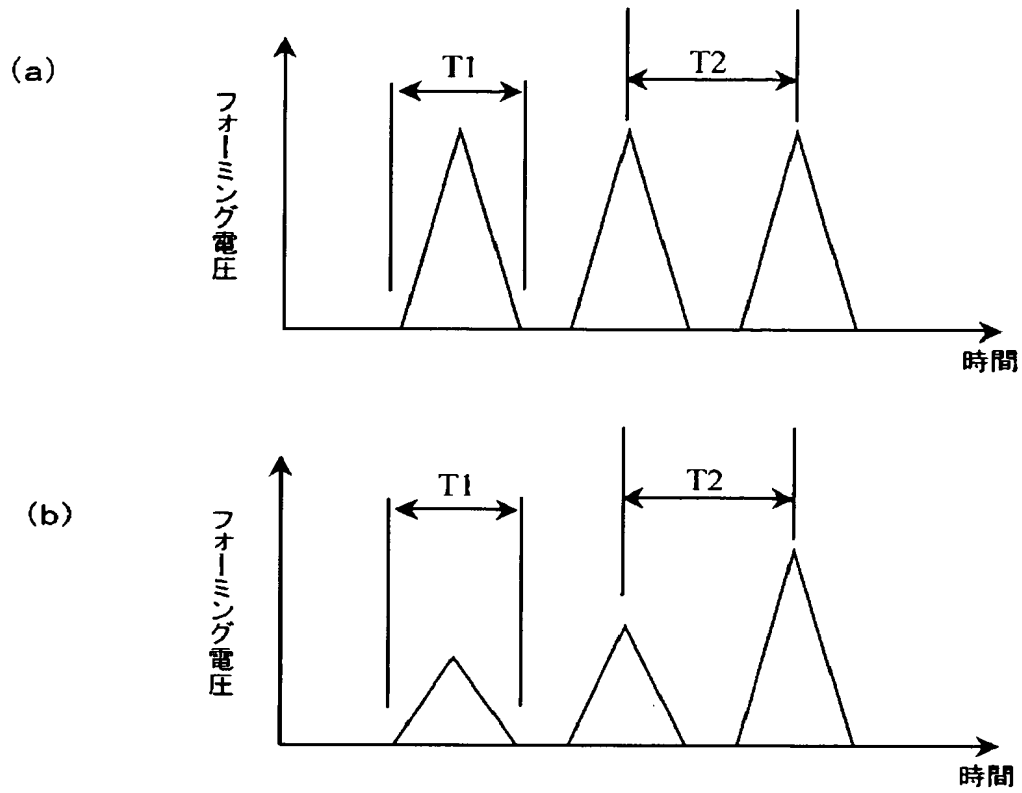
【図 6】



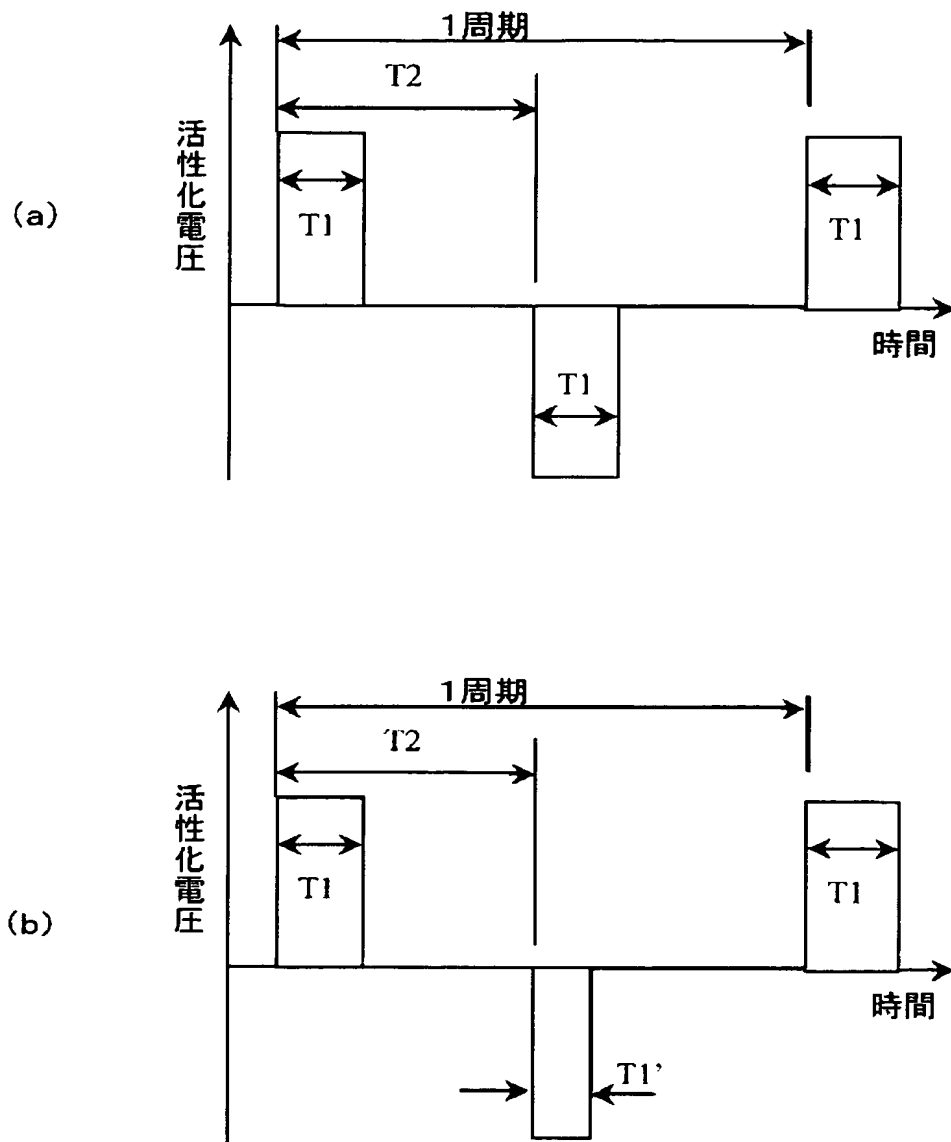
【図 7】



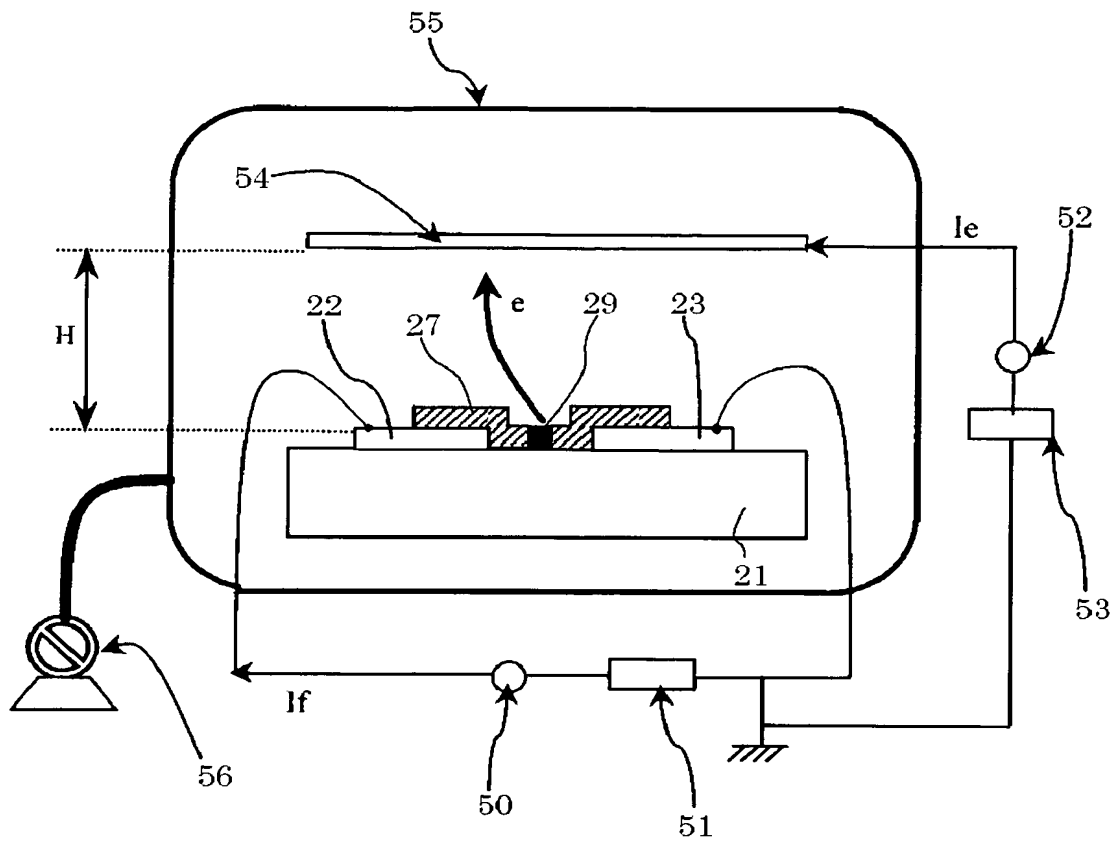
【図 8】



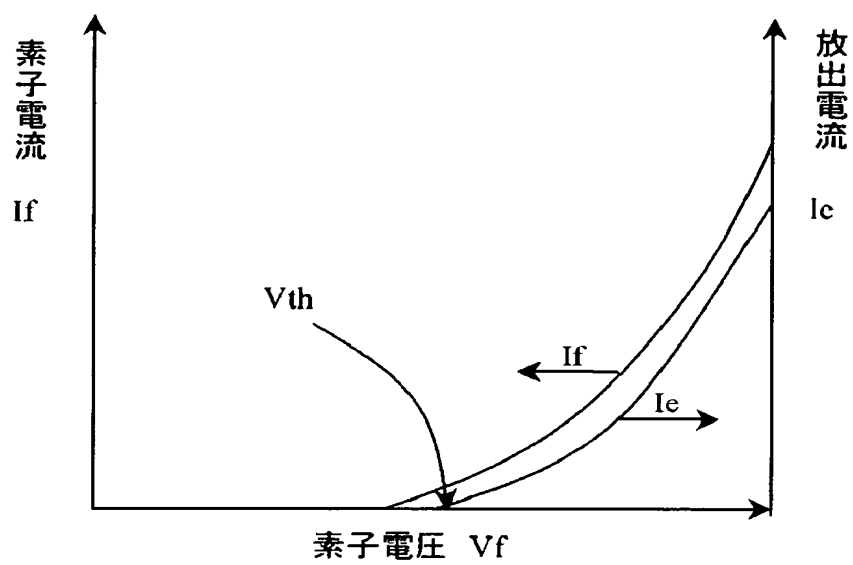
【図 9】



【図 10】

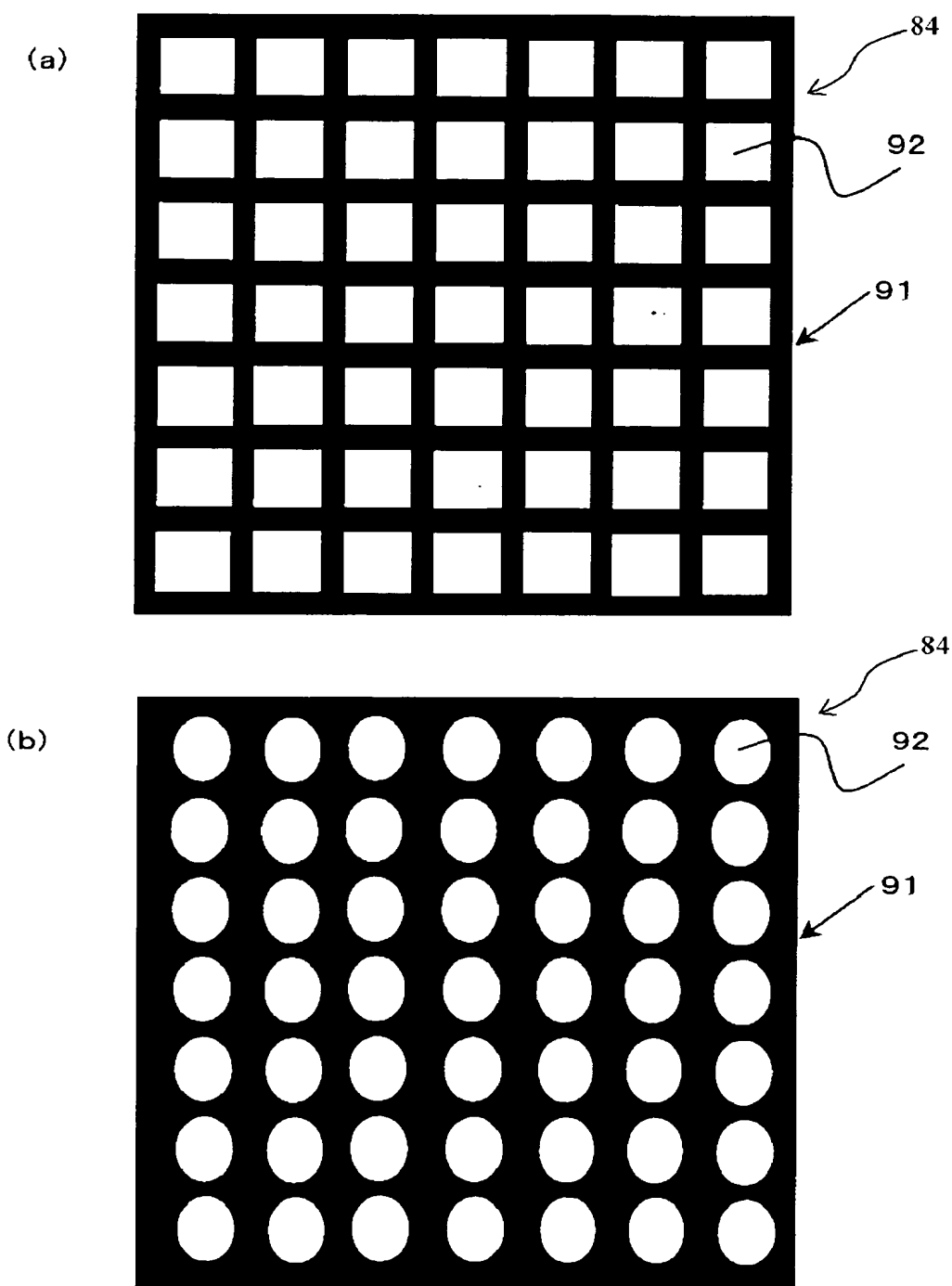


【図 11】

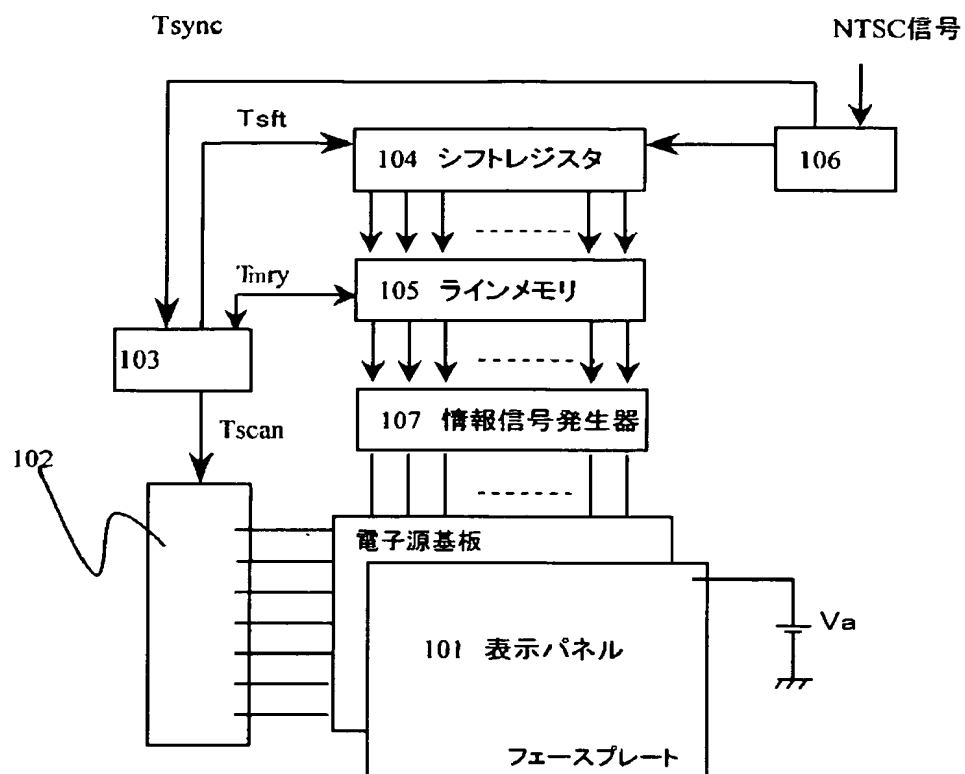




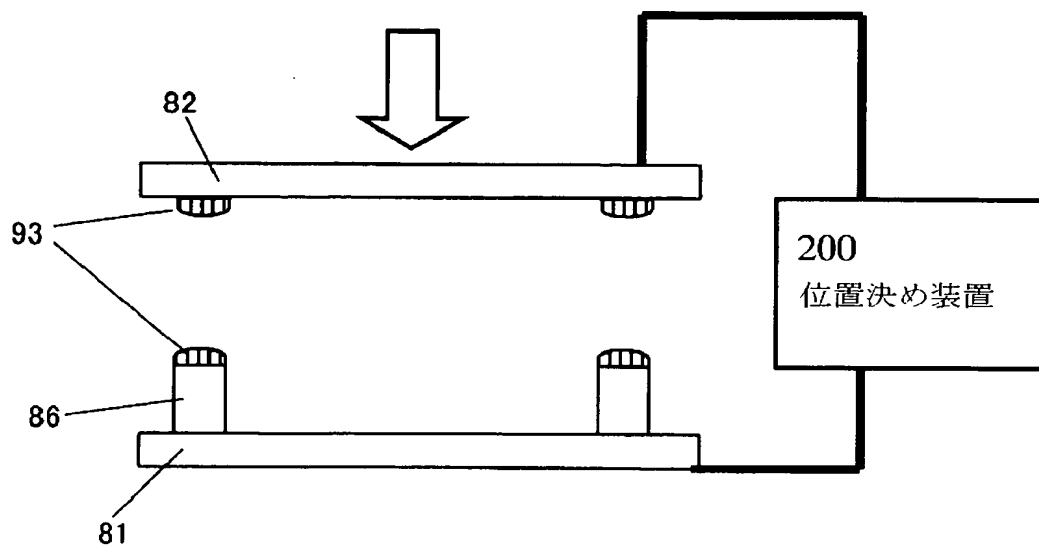
【図 1 2】



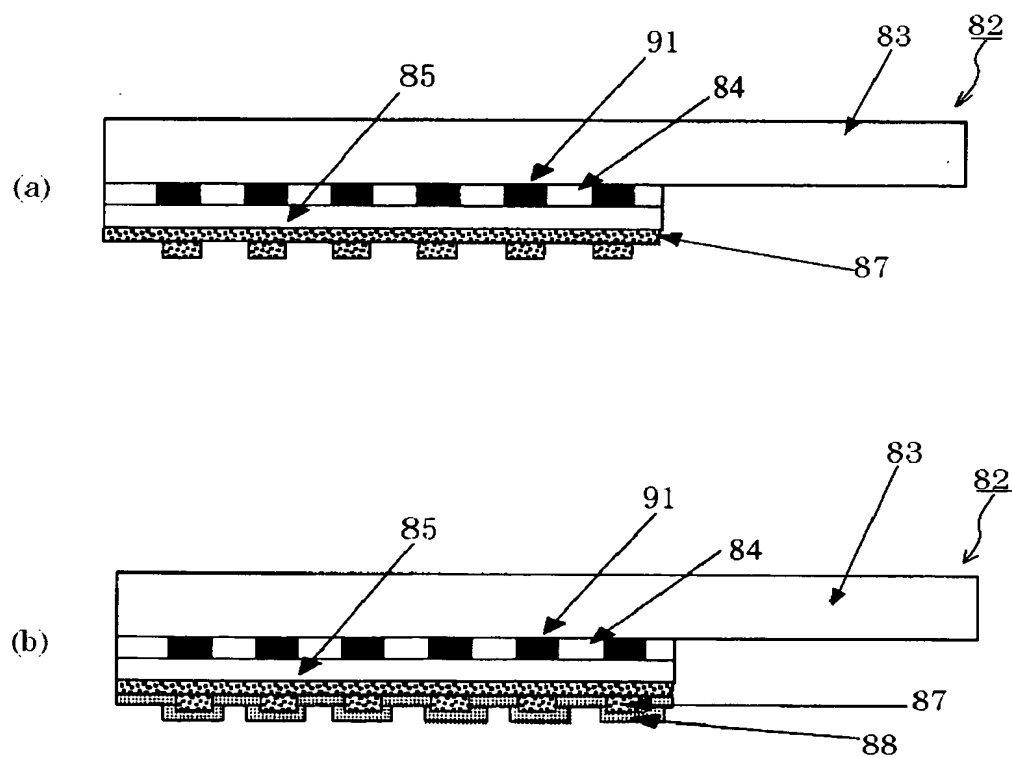
【図 13】



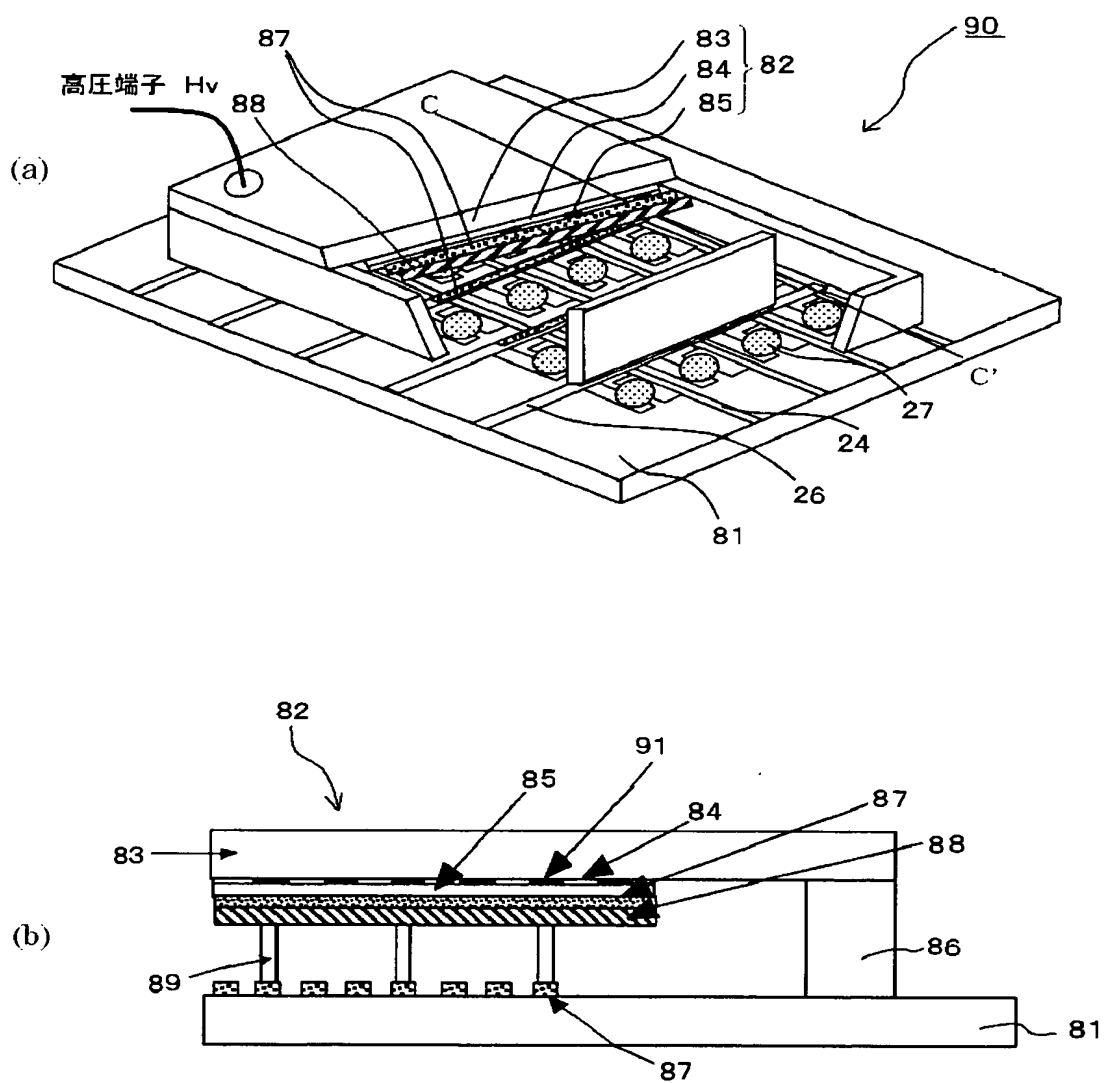
【図 14】



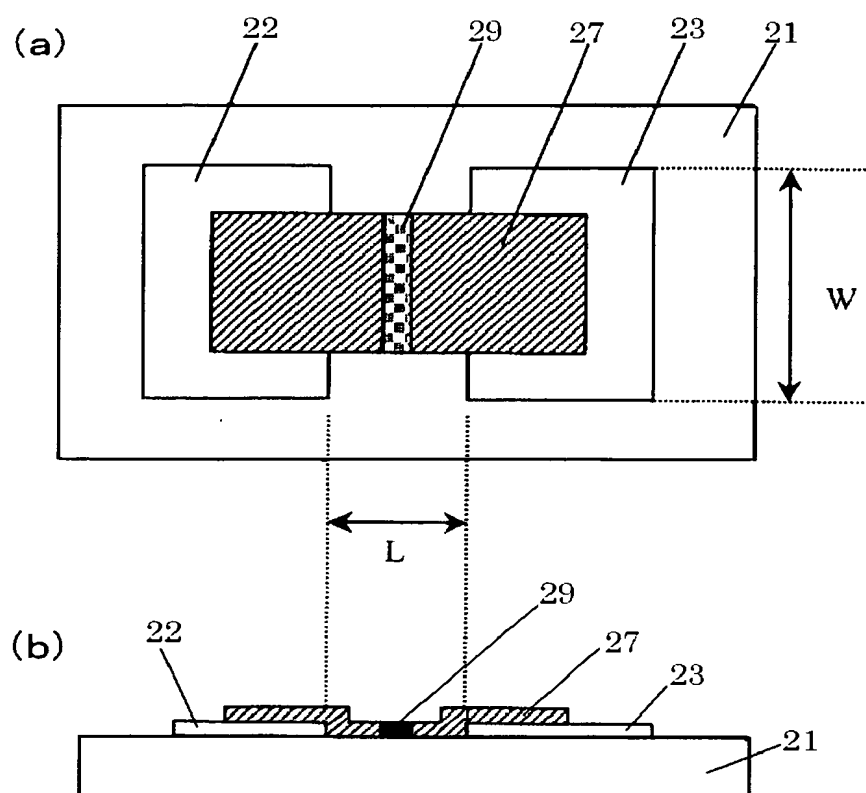
【図 15】



【図 16】



【図 17】



【書類名】 要約書

【要約】

【課題】 複数の電子放出素子をマトリクス配線接続した電子源基板を用いて、輝度の経時変化、画像表示領域内での経時的な輝度ばらつきの発生の少ない、表示品位の高い薄型の画像形成装置を提供する。

【解決手段】 真空容器を形成する外囲器内に、マトリクス配線された複数の電子放出素子が基板 8 1 上に配置された電子源と、基板 8 1 に対向して設けられた蛍光膜 8 4 を有する画像形成部材を有する画像形成装置において、画像形成部材上に非蒸発型ゲッタ 8 7 と蒸発型ゲッタ 8 8 が積層して配設されていることを特徴とする。

【選択図】 図 1

特願 2 0 0 2 - 2 1 3 2 8 0

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 1 0 0 7 ]

1 . 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都大田区下丸子 3 丁目 3 0 番 2 号

氏 名

キャノン株式会社